

# 電圧範囲の広い利得を選択可能な 高精度アンプ

## 特長

- 差電圧アンプ、反転アンプ、または非反転アンプとしてピンで構成可能
- 最小DC CMRR (利得=1) : 91dB
- AC CMRR (100kHz、利得=1) : 65dB
- 最大利得誤差 (利得=1) : 0.006% (60ppm)
- 利得誤差ドリフト: 最大1ppm/°C
- 利得非直線性: 最大2ppm
- 同相電圧範囲: ±160V
- 広い電源電圧範囲: 3.3V ~ 50V
- レール・トゥ・レール出力
- 電源電流: 350μA
- オペアンプのオフセット電圧: 最大60μV
- -3dB帯域幅 (利得=1) : 1.1MHz
- 低消費電力のシャットダウン時電流: 20μA
- スペースを節約するMSOPおよびDFNパッケージ

## アプリケーション

- 高電位側または低電位側の電流検出
- 同相範囲の広い双方向電流検出
- 高電圧から低電圧へのレベル変換
- 産業用のデータ収集フロントエンド
- 絶縁回路の置き換え
- 差動からシングルエンドへの変換

## 説明

LT<sup>®</sup>1997-3は、高精度のオペアンプと高精度に整合した抵抗を組み合わせて、単一チップ・ソリューションを形成し、正確な増幅電圧を供給します。-13 ~ +14の範囲の利得を、外付け部品を使用せずに0.006% (60ppm)という高精度で実現できます。LT1997-3は、差電圧アンプとしての使用に特に適しており、抵抗の優れた整合性により、91dBを超える同相除去比が得られます。

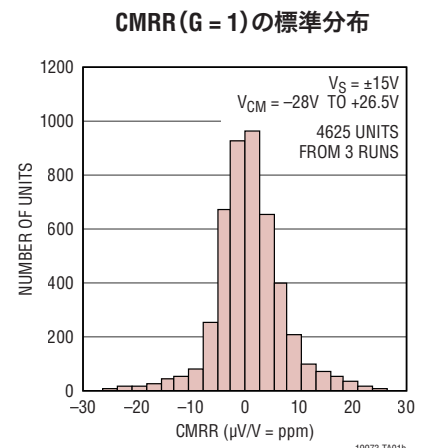
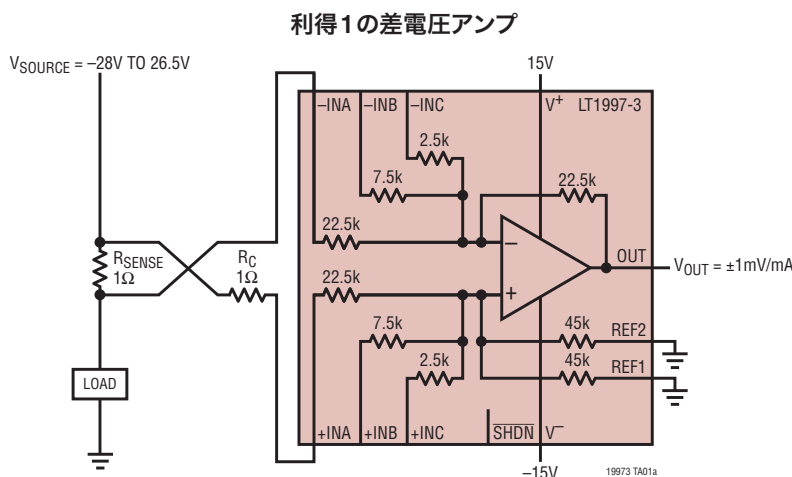
このアンプは、60μVの最大入力オフセット電圧および1.1MHzの-3dB帯域幅 (利得=1)を備えています。LT1997-3は、3.3V ~ 50Vの範囲の電源電圧から動作し、わずか350μAの電源電流しか消費しません。出力は、標準で、いずれかの電源レールから100mV以内で振幅します。

各抵抗は、温度範囲全体で優れた整合性を維持し、1ppm/°C未満の整合した温度係数が保証されます。各抵抗は電圧に対してきわめて直線的であり、2ppm未満の利得非直線性が得られます。

LT1997-3は、-40°C ~ 125°Cの温度範囲、5Vおよび±15Vの電源電圧で完全に規定されています。このデバイスは、スペースを節約する16ピンMSOPパッケージおよび4mm×4mm DFN14パッケージで供給されます。

LT、LT、LTC、LTM、Linear Technology、Over-The-Top、およびLinearのロゴは、アナログ・デバイス社の登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

## 標準的応用例



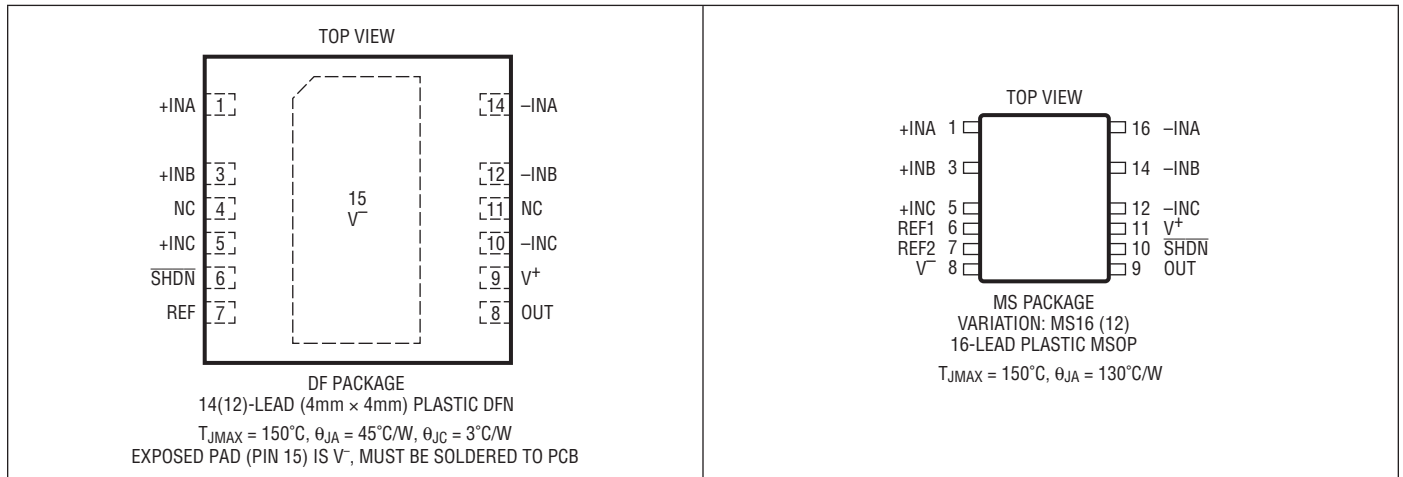
# LT1997-3

## 絶対最大定格

### (Note 1)

電源電圧 ( $V^+ \sim V^-$ ) .....	60V	出力短絡時間 (Note 3) .....	温度により制限
+INA、-INA (Note 2) .....	$V^- \pm 160V$	温度範囲 (Note 4、5)	
+INB、-INB、+INC、-INC		LT1997I-3 .....	-40°C ~ 85°C
(Note 2) .....	$(V^- + 80V) \sim (V^- - 0.3V)$	LT1997H-3 .....	-40°C ~ 125°C
REF、REF1、REF2 .....	$(V^- + 60V) \sim (V^- - 0.3V)$	最大接合部温度 .....	150°C
SHDN .....	$(V^+ + 0.3V) \sim (V^- - 0.3V)$	保存温度範囲 .....	-65°C ~ 150°C
出力電流 (連続) (Note 6) .....	50mA	MSOP リード温度 (半田付け、10秒) .....	300°C

## ピン配置



## 発注情報

<http://www.linear-tech.co.jp/product/LT1997-3#orderinfo>

無鉛仕上げ	テープ・アンド・リール	製品マーキング*	パッケージ	規定温度範囲
LT1997IDF-3#PBF	LT1997IDF-3#TRPBF	19973	14-Lead (4mm×4mm) Plastic DFN	-40°C to 85°C
LT1997HDF-3#PBF	LT1997HDF-3#TRPBF	19973	14-Lead (4mm×4mm) Plastic DFN	-40°C to 125°C
LT1997IMS-3#PBF	LT1997IMS-3#TRPBF	19973	16-Lead Plastic MSOP	-40°C to 85°C
LT1997HMS-3#PBF	LT1997HMS-3#TRPBF	19973	16-Lead Plastic MSOP	-40°C to 125°C

\* 温度グレードは出荷時のコンテナのラベルで識別されます。より広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店へお問い合わせください。  
製品名の末尾がPBFのデバイスはRoHSおよびWEEEに準拠しています。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

●はIグレード・デバイスで $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ 、Hグレード・デバイスで $-40^{\circ}\text{C} < T_A < 125^{\circ}\text{C}$ の全温度範囲での規格値を意味する。それ以外は、 $T_A = 25^{\circ}\text{C}$ での値。差電圧アンプ構成、 $V^+ = 15\text{V}$ 、 $V^- = -15\text{V}$ 、 $V_{\text{CM}} = V_{\text{OUT}} = V_{\text{REF}} = V_{\text{REF1}} = V_{\text{REF2}} = 0\text{V}$ 。 $V_{\text{CMOP}}$ は、内部オペアンプの同相電圧である。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
ΔG	Gain Error	$V_{\text{OUT}} = \pm 10\text{V}$ $G = 1$	●	±0.001	±0.006 ±0.012	% %	
		$G = 3$	●	±0.001	±0.015 ±0.02	% %	
		$G = 9$	●	±0.002	±0.03 ±0.04	% %	
ΔG/ΔT	Gain Drift vs Temperature (Note 6)	$V_{\text{OUT}} = \pm 10\text{V}$	●	±0.2	±1	ppm/°C	
GNL	Gain Nonlinearity	$V_{\text{OUT}} = \pm 10\text{V}$	●	±1	±2 ±3	ppm ppm	
V <sub>OS</sub>	Op Amp Offset Voltage (Note 9)	$V^- < V_{\text{CMOP}} < V^+ - 1.75\text{V}$	●	±20	±60 ±200	μV μV	
ΔV <sub>OS</sub> /ΔT	Op Amp Offset Voltage Drift (Note 6)	$V^- < V_{\text{CMOP}} < V^+ - 1.75\text{V}$	●	±0.5	±1.5	μV/°C	
I <sub>B</sub>	Op Amp Input Bias Current	$V^- + 0.25\text{V} < V_{\text{CMOP}} < V^+ - 1.75\text{V}$	●	-5 -15	±2 5 15	nA nA	
I <sub>OS</sub>	Op Amp Input Offset Current	$V^- + 0.25\text{V} < V_{\text{CMOP}} < V^+ - 1.75\text{V}$	●	-3 -10	±0.5 3 10	nA nA	
R <sub>IN</sub>	Input Impedance (Note 8)	Common Mode	●				
		$G = 1$	●	19	22.5	26	kΩ
		$G = 3$	●	12.6	15	17.4	kΩ
		$G = 9$	●	10.5	12.5	14.5	kΩ
		Differential	●				
		$G = 1$	●	38	45	52	kΩ
CMRR	Common Mode Rejection Ratio, MS16 Package	$G = 1, V_{\text{CM}} = -28\text{V to } +26.5\text{V}$	●	91 87	106	dB dB	
		$G = 3, V_{\text{CM}} = -15\text{V to } +17.6\text{V}$	●	90 86	99	dB dB	
		$G = 9, V_{\text{CM}} = -15\text{V to } +14.7\text{V}$	●	96 94	112	dB dB	
CMRR	Common Mode Rejection Ratio, DF14 Package	$G = 1, V_{\text{CM}} = -28\text{V to } +26.5\text{V}$	●	91 87	101	dB dB	
		$G = 1, V_{\text{CM}} = -90\text{V to } +90\text{V}, +\text{INB} = -\text{INB} = 0\text{V}, V_S = \pm 25\text{V}$	●	83 80	94	dB dB	
		$G = 1, V_{\text{CM}} = -120\text{V to } +120\text{V}, +\text{INC} = -\text{INC} = 0\text{V}, V_S = \pm 25\text{V}, T_A = -40^{\circ}\text{C to } 125^{\circ}\text{C}$	●	81 77	91	dB dB	
		$G = 1, V_{\text{CM}} = -160\text{V to } +160\text{V}, +\text{INC} = -\text{INC} = 0\text{V}, V_S = \pm 25\text{V}, T_A = -40^{\circ}\text{C to } 85^{\circ}\text{C}$	●	81 78	91	dB dB	
		$G = 3, V_{\text{CM}} = -15\text{V to } +17.6\text{V}$	●	90 86	98	dB dB	
		$G = 9, V_{\text{CM}} = -15\text{V to } +14.7\text{V}$	●	96 94	103	dB dB	
V <sub>CM</sub>	Input Voltage Range (Note 7)	+INA/-INA	●	-30	26.5	V	
		+INA/-INA, +INC/-INC Connected to Ground	●	-160	160	V	
		+INB/-INB	●	-15	17.6	V	
		+INC/-INC	●	-15	14.7	V	

## 電気的特性

●はIグレード・デバイスで $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ 、Hグレード・デバイスで $-40^{\circ}\text{C} < T_A < 125^{\circ}\text{C}$ の全温度範囲での規格値を意味する。それ以外は、 $T_A = 25^{\circ}\text{C}$ での値。差電圧アンプ構成、 $V^+ = 15\text{V}$ 、 $V^- = -15\text{V}$ 、 $V_{\text{CM}} = V_{\text{OUT}} = V_{\text{REF}} = V_{\text{REF1}} = V_{\text{REF2}} = 0\text{V}$ 。 $V_{\text{CMOP}}$ は、内部オペアンプの同相電圧である。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$\Delta R/R$	Reference Divider Matching Error $\frac{\Delta R}{R} = \frac{R_{\text{REF1}} - R_{\text{REF2}}}{\left(\frac{R_{\text{REF1}} + R_{\text{REF2}}}{2}\right)}$	Available in MS16 Package Only		$\pm 0.001$	$\pm 0.006$ $\pm 0.012$	% %
PSRR	Power Supply Rejection Ratio	$V_S = \pm 1.65\text{V}$ to $\pm 25\text{V}$ , $V_{\text{CM}} = V_{\text{OUT}} = \text{Mid-Supply}$ (Note 9)	●	114	124	dB
eni	Input Referred Noise Voltage Density	$f = 1\text{kHz}$ $G = 1$ $G = 3$ $G = 9$		50 30 22		$\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$
	Input Referred Noise Voltage	$f = 0.1\text{Hz}$ to $10\text{Hz}$ $G = 1$ $G = 3$ $G = 9$		1.4 1 0.8		$\mu\text{V}_{\text{P-P}}$ $\mu\text{V}_{\text{P-P}}$ $\mu\text{V}_{\text{P-P}}$
$V_{\text{OL}}$	Output Voltage Swing Low (Referred to $V^-$ )	No Load	●	100	150	mV
		$I_{\text{SINK}} = 5\text{mA}$	●	280	500	mV
$V_{\text{OH}}$	Output Voltage Swing High (Referred to $V^+$ )	No Load	●	100	180	mV
		$I_{\text{SOURCE}} = 5\text{mA}$	●	530	900	mV
$I_{\text{SC}}$	Short-Circuit Output Current	$50\Omega$ to $V^+$	●	10	28	mA
		$50\Omega$ to $V^-$	●	10	30	mA
SR	Slew Rate	$\Delta V_{\text{OUT}} = \pm 5\text{V}$	●	0.45	0.75	V/ $\mu\text{s}$
BW	Small Signal -3dB Bandwidth	$G = 1$		1100		kHz
		$G = 3$		700		kHz
		$G = 9$		300		kHz
$t_s$	Settling Time	$G = 1$ 0.1%, $\Delta V_{\text{OUT}} = 10\text{V}$ 0.01%, $\Delta V_{\text{OUT}} = 10\text{V}$		14.6		$\mu\text{s}$
				95		$\mu\text{s}$
		$G = 3$ 0.1%, $\Delta V_{\text{OUT}} = 10\text{V}$ 0.01%, $\Delta V_{\text{OUT}} = 10\text{V}$		13.6		$\mu\text{s}$
				29		$\mu\text{s}$
		$G = 9$ 0.1%, $\Delta V_{\text{OUT}} = 10\text{V}$ 0.01%, $\Delta V_{\text{OUT}} = 10\text{V}$		13.8		$\mu\text{s}$
				29		$\mu\text{s}$
$V_S$	Supply Voltage		●	3	50	V
				3.3	50	V
$t_{\text{ON}}$	Turn-On Time			16		$\mu\text{s}$
$V_{\text{IL}}$	SHDN Input Logic Low (Referred to $V^+$ )		●		-2.5	V
$V_{\text{IH}}$	SHDN Input Logic High (Referred to $V^+$ )		●	-1.2		V
$I_{\text{SHDN}}$	SHDN Pin Current		●	-10	-15	$\mu\text{A}$
$I_S$	Supply Current	Active, $V_{\text{SHDN}} \geq V^+ - 1.2\text{V}$	●	350	400	$\mu\text{A}$
		Active, $V_{\text{SHDN}} \geq V^+ - 1.2\text{V}$	●		600	$\mu\text{A}$
		Shutdown, $V_{\text{SHDN}} \leq V^+ - 2.5\text{V}$		20	25	$\mu\text{A}$
		Shutdown, $V_{\text{SHDN}} \leq V^+ - 2.5\text{V}$	●		70	$\mu\text{A}$

## 電気的特性

●はIグレード・デバイスで $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ 、Hグレード・デバイスで $-40^{\circ}\text{C} < T_A < 125^{\circ}\text{C}$ の全温度範囲での規格値を意味する。それ以外は、 $T_A = 25^{\circ}\text{C}$ での値。差電圧アンプ構成、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_{\text{OUT}} = V_{\text{REF}} = V_{\text{REF1}} = V_{\text{REF2}} =$  中間電源電圧。 $V_{\text{CMOP}}$ は、内部オペアンプの同相電圧である。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$\Delta G$	Gain Error	$V_{\text{OUT}} = 1\text{V to } 4\text{V}$ $G = 1$	●	$\pm 0.001$	$\pm 0.006$ $\pm 0.012$	% %	
		$G = 3$	●	$\pm 0.001$	$\pm 0.015$ $\pm 0.02$	% %	
		$G = 9$	●	$\pm 0.002$	$\pm 0.03$ $\pm 0.04$	% %	
$\Delta G/\Delta T$	Gain Drift vs Temperature (Note 6)	$V_{\text{OUT}} = 1\text{V to } 4\text{V}$	●	$\pm 0.2$	$\pm 1$	ppm/ $^{\circ}\text{C}$	
GNL	Gain Nonlinearity	$V_{\text{OUT}} = 1\text{V to } 4\text{V}$		$\pm 1$		ppm	
$V_{\text{OS}}$	Op Amp Offset Voltage (Note 9)	$V^- < V_{\text{CMOP}} < V^+ - 1.75\text{V}$	●	$\pm 20$	$\pm 60$ $\pm 200$	$\mu\text{V}$ $\mu\text{V}$	
$\Delta V_{\text{OS}}/\Delta T$	Op Amp Offset Voltage Drift (Note 6)	$V^- < V_{\text{CMOP}} < V^+ - 1.75\text{V}$	●	$\pm 0.5$	$\pm 1.5$	$\mu\text{V}/^{\circ}\text{C}$	
$I_{\text{B}}$	Op Amp Input Bias Current	$V^- + 0.25\text{V} < V_{\text{CMOP}} < V^+ - 1.75\text{V}$	●	-5	$\pm 2$	5	nA
			●	-15		15	nA
$I_{\text{OS}}$	Op Amp Input Offset Current	$V^- + 0.25\text{V} < V_{\text{CMOP}} < V^+ - 1.75\text{V}$	●	-3	$\pm 0.5$	3	nA
$R_{\text{IN}}$	Input Impedance (Note 8)	Common Mode	●	19	22.5	26	k $\Omega$
			●	12.6	15	17.4	k $\Omega$
			●	10.5	12.5	14.5	k $\Omega$
		Differential	●	38	45	52	k $\Omega$
			●	12.6	15	17.4	k $\Omega$
			●	4.2	5	5.8	k $\Omega$
CMRR	Common Mode Rejection Ratio, MS16 Package	$G = 1, V_{\text{CM}} = -2.5\text{V to } +4.0\text{V}$	●	90	100	dB	
			●	88		dB	
		$G = 3, V_{\text{CM}} = 0\text{V to } +3.5\text{V}$	●	90	103	dB	
●	87			dB			
CMRR	Common Mode Rejection Ratio, DF14 Package	$G = 1, V_{\text{CM}} = -2.5\text{V to } +4.0\text{V}$	●	90	96	dB	
			●	88		dB	
		$G = 3, V_{\text{CM}} = 0\text{V to } +3.5\text{V}$	●	90	101	dB	
●	87			dB			
CMRR	Common Mode Rejection Ratio, DF14 Package	$G = 9, V_{\text{CM}} = 0\text{V to } +3.3\text{V}$	●	96	108	dB	
			●	94		dB	
		$G = 1, V_{\text{CM}} = -2.5\text{V to } +4.0\text{V}$	●	90	96	dB	
●	88			dB			
CMRR	Common Mode Rejection Ratio, DF14 Package	$G = 3, V_{\text{CM}} = 0\text{V to } +3.5\text{V}$	●	90	101	dB	
			●	87		dB	
		$G = 9, V_{\text{CM}} = 0\text{V to } +3.3\text{V}$	●	96	107	dB	
●	94			dB			
$\Delta R/R$	Reference Divider Matching Error $\frac{\Delta R}{R} = \frac{R_{\text{REF1}} - R_{\text{REF2}}}{\left(\frac{R_{\text{REF1}} + R_{\text{REF2}}}{2}\right)}$	Available in MS16 Package Only	●	$\pm 0.001$	$\pm 0.006$ $\pm 0.012$	% %	
			●				
PSRR	Power Supply Rejection Ratio	$V_{\text{S}} = \pm 1.65\text{V to } \pm 25\text{V}$ , $V_{\text{CM}} = V_{\text{OUT}} = \text{Mid-Supply}$ (Note 9)	●	114	124	dB	
$e_{\text{ni}}$	Input Referred Noise Voltage Density	$f = 1\text{kHz}$ $G = 1$ $G = 3$ $G = 9$		50		nV/ $\sqrt{\text{Hz}}$	
				30		nV/ $\sqrt{\text{Hz}}$	
				22		nV/ $\sqrt{\text{Hz}}$	
						nV/ $\sqrt{\text{Hz}}$	

## 電気的特性

●はIグレード・デバイスで $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ 、Hグレード・デバイスで $-40^{\circ}\text{C} < T_A < 125^{\circ}\text{C}$ の全温度範囲での規格値を意味する。それ以外は、 $T_A = 25^{\circ}\text{C}$ での値。差電圧アンプ構成、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_{\text{OUT}} = V_{\text{REF}} = V_{\text{REF1}} = V_{\text{REF2}} =$  中間電源電圧。 $V_{\text{CMOP}}$ は、内部オペアンプの同相電圧である。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	Input Referred Noise Voltage	$f = 0.1\text{Hz to } 10\text{Hz}$ $G = 1$ $G = 3$ $G = 9$		1.4 1 0.8		$\mu\text{V}_{\text{P-P}}$ $\mu\text{V}_{\text{P-P}}$ $\mu\text{V}_{\text{P-P}}$
$V_{\text{OL}}$	Output Voltage Swing Low (Referred to $V^-$ )	No Load $I_{\text{SINK}} = 5\text{mA}$	● ●	15 280	50 500	mV mV
$V_{\text{OH}}$	Output Voltage Swing High (Referred to $V^+$ )	No Load $I_{\text{SOURCE}} = 5\text{mA}$	● ●	15 450	50 800	mV mV
$I_{\text{SC}}$	Short-Circuit Output Current	$50\Omega$ to $V^+$ $50\Omega$ to $V^-$	● ●	10 10	27 25	mA mA
SR	Slew Rate	$\Delta V_{\text{OUT}} = 3\text{V}$	●	0.45	0.75	V/ $\mu\text{s}$
BW	Small signal -3dB Bandwidth	$G = 1$ $G = 3$ $G = 9$		1100 700 300		kHz kHz kHz
$t_{\text{S}}$	Settling Time	$G = 1$ 0.1%, $\Delta V_{\text{OUT}} = 2\text{V}$ 0.01%, $\Delta V_{\text{OUT}} = 2\text{V}$ $G = 3$ 0.1%, $\Delta V_{\text{OUT}} = 2\text{V}$ 0.01%, $\Delta V_{\text{OUT}} = 2\text{V}$ $G = 9$ 0.1%, $\Delta V_{\text{OUT}} = 2\text{V}$ 0.01%, $\Delta V_{\text{OUT}} = 2\text{V}$		5.4 91 6 21 7 36		$\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$
$V_{\text{S}}$	Supply Voltage		●	3 3.3	50 50	V V
$t_{\text{ON}}$	Turn-On Time			22		$\mu\text{s}$
$V_{\text{IL}}$	SHDN Input Logic Low (Referred to $V^+$ )		●		-2.5	V
$V_{\text{IH}}$	SHDN Input Logic High (Referred to $V^+$ )		●	-1.2		V
$I_{\text{SHDN}}$	SHDN Pin Current		●	-10	-15	$\mu\text{A}$
$I_{\text{S}}$	Supply Current	Active, $V_{\text{SHDN}} \geq V^+ - 1.2\text{V}$ Active, $V_{\text{SHDN}} \geq V^+ - 1.2\text{V}$ Shutdown, $V_{\text{SHDN}} \leq V^+ - 2.5\text{V}$ Shutdown, $V_{\text{SHDN}} \leq V^+ - 2.5\text{V}$	● ● ● ●	330 330 15	370 525 20 40	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$

**Note 1:** 「絶対最大定格」のセクションに記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

**Note 2:** +INA/-INAピンを $\pm 160\text{V}$ にし、+INB/-INB/+INC/-INCピンを $+80\text{V}$ にする場合のその他の検討事項については、このデータシートの「アプリケーション情報」に記載されている「同相電圧範囲」および「高同相電圧差電圧アンプ」を参照。

**Note 3:** 接合部温度を絶対最大定格以下に抑えるためにヒートシンクが必要な場合がある。これは、電源、入力電圧、および出力電流によって決まる。

**Note 4:** LT1997-3は、 $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の動作温度範囲で機能することが保証されている。LT1997H-3は、 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の動作温度範囲で機能することが保証されている。

**Note 5:** LT1997-3は $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ で性能仕様に適合することが保証されている。LT1997H-3は $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ で性能仕様に適合することが保証されている。

**Note 6:** このパラメータに対しては全数テストは実施されない。

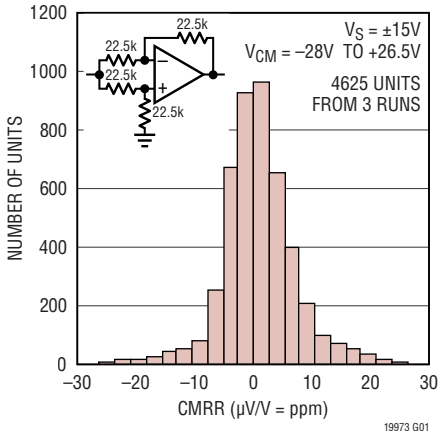
**Note 7:** 表で規定された入力電圧範囲の数値は、内部オペアンプが通常動作領域で動作することを保証する。内部オペアンプがOver-The-Top<sup>®</sup>動作領域内で動作する場合、入力電圧範囲を大幅に高くすることができる。さまざまな動作条件の下で有効な入力電圧範囲を決定するには、「アプリケーション情報」セクションの「同相電圧範囲」を参照する。

**Note 8:** 入力インピーダンスは、直接的測定、およびCMRRと利得誤差のテストとの相関の組み合わせによってテストされる。

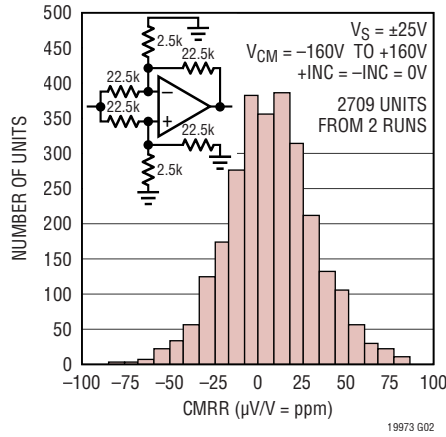
**Note 9:** オフセット電圧、オフセット電圧ドリフト、およびPSRRは、内部オペアンプを基準にして定義される。出力オフセットは、次のように計算できる。バランス調整されたソース抵抗の場合、 $V_{\text{OS,OUT}} = (V_{\text{OS}} \cdot \text{NOISEGAIN}) + (I_{\text{OS}} \cdot 22.5\text{k}) + (I_{\text{B}} \cdot 22.5\text{k} \cdot (1 - R_{\text{P}}/R_{\text{N}}))$ となる。ここで、 $R_{\text{P}}$ および $R_{\text{N}}$ は、それぞれオペアンプの正端子および負端子の全抵抗である。

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、差電圧アンプ構成。

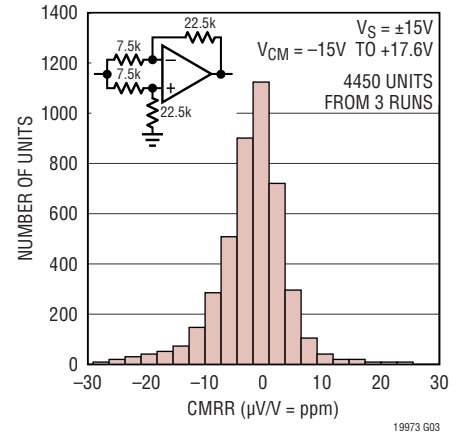
CMRR (G = 1) の標準分布



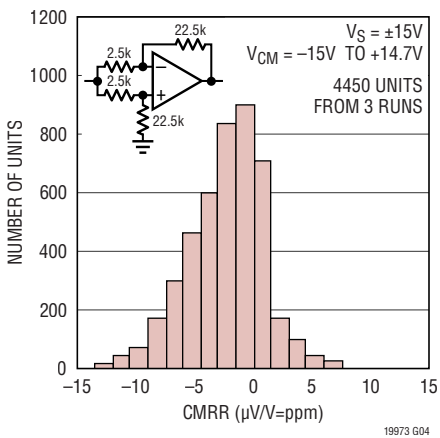
CMRR (G = 1) の標準分布



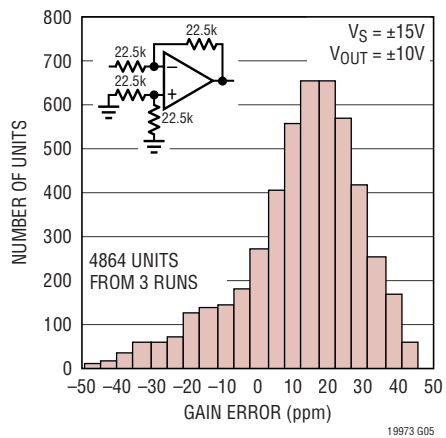
CMRR (G = 3) の標準分布



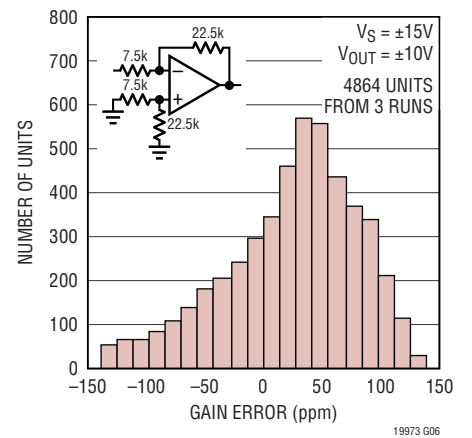
CMRR (G = 9) の標準分布



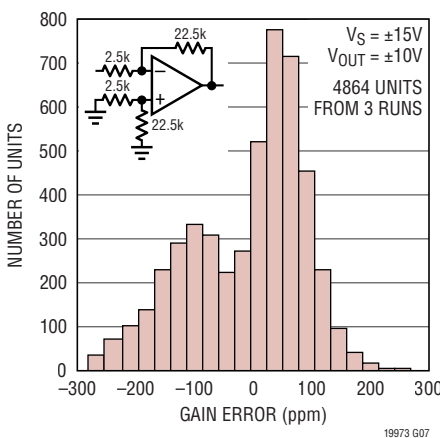
利得誤差 (G = 1) の標準分布



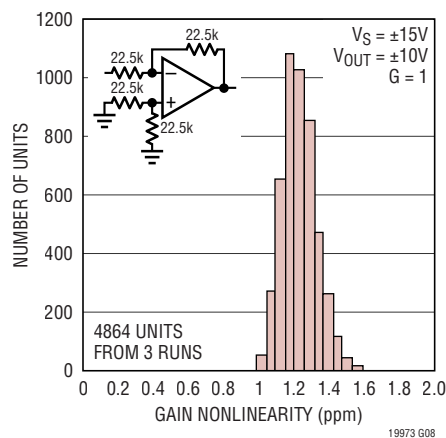
利得誤差 (G = 3) の標準分布



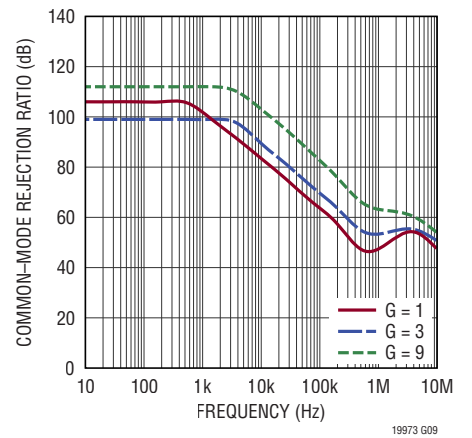
利得誤差 (G = 9) の標準分布



利得非直線性の標準分布

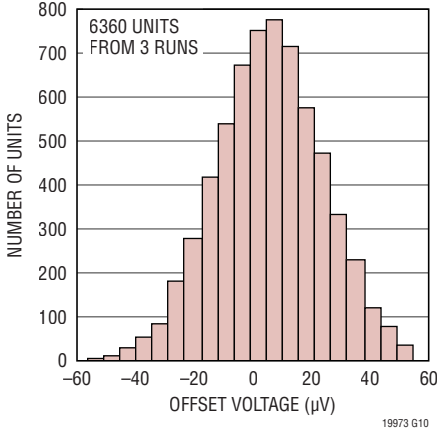


CMRRと周波数

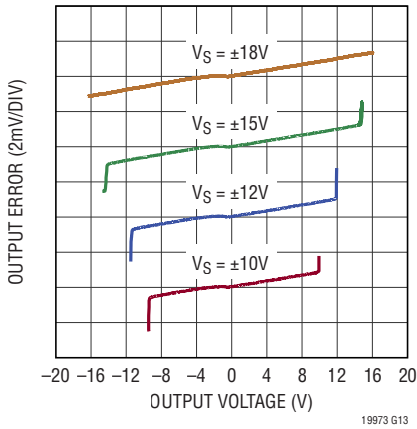


標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、差電圧アンプ構成。

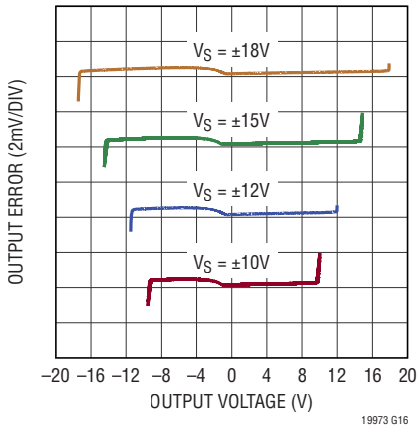
オペアンプのオフセット電圧の標準分布



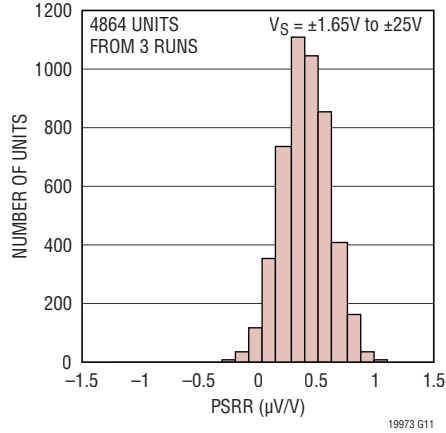
$R_L = 5\text{k}\Omega$ 、 $G = 1$  の場合の標準的な利得誤差 (明確にするために、各曲線をずらしている)



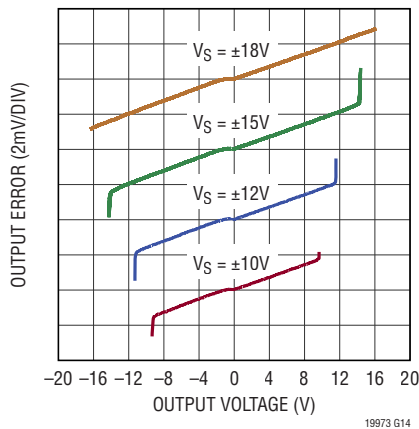
$R_L = 10\text{k}\Omega$ 、 $G = 3$  の場合の標準的な利得誤差 (明確にするために、各曲線をずらしている)



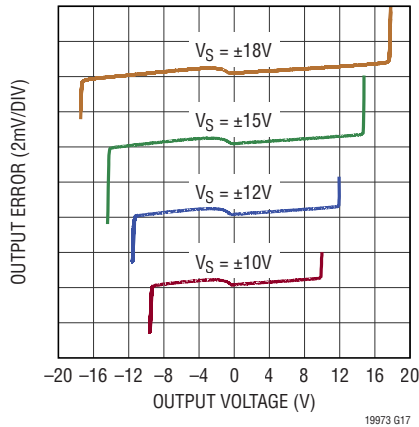
オペアンプのPSRRの標準分布



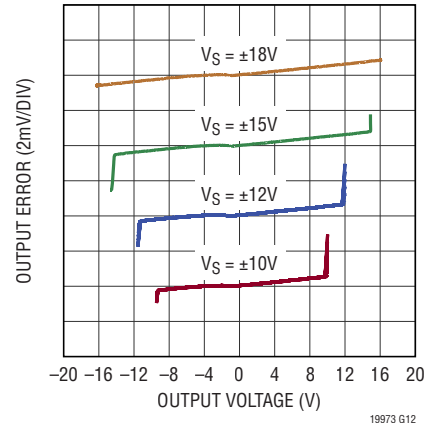
$R_L = 2\text{k}\Omega$ 、 $G = 1$  の場合の標準的な利得誤差 (明確にするために、各曲線をずらしている)



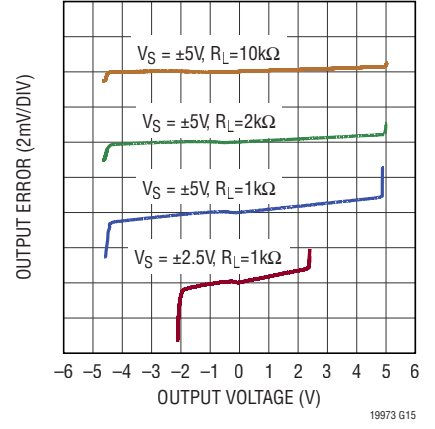
$R_L = 5\text{k}\Omega$ 、 $G = 3$  の場合の標準的な利得誤差 (明確にするために、各曲線をずらしている)



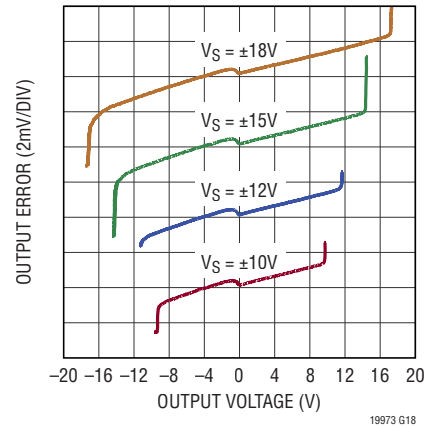
$R_L = 10\text{k}\Omega$ 、 $G = 1$  の場合の標準的な利得誤差 (明確にするために、各曲線をずらしている)



低電源電圧、 $G = 1$  の場合の標準的な利得誤差 (明確にするために、各曲線をずらしている)

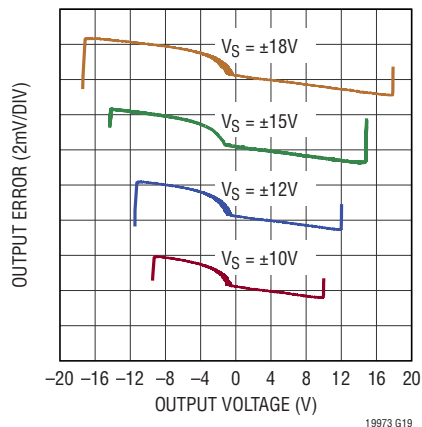


$R_L = 2\text{k}\Omega$ 、 $G = 3$  の場合の標準的な利得誤差 (明確にするために、各曲線をずらしている)

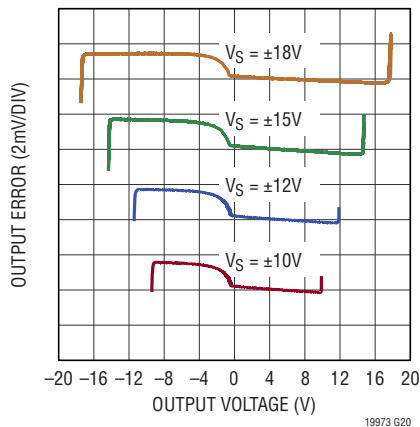


標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、差電圧アンプ構成。

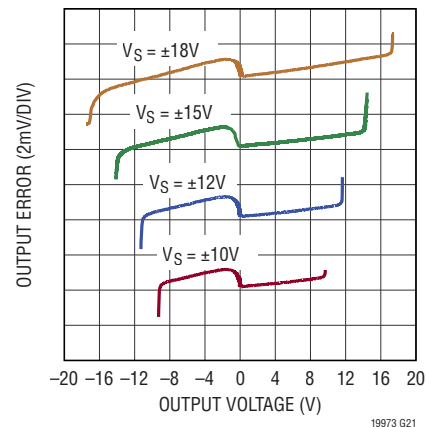
$R_L = 10\text{k}\Omega$ 、 $G = 9$  の場合の標準的な利得誤差 (明確にするために、各曲線をずらしている)



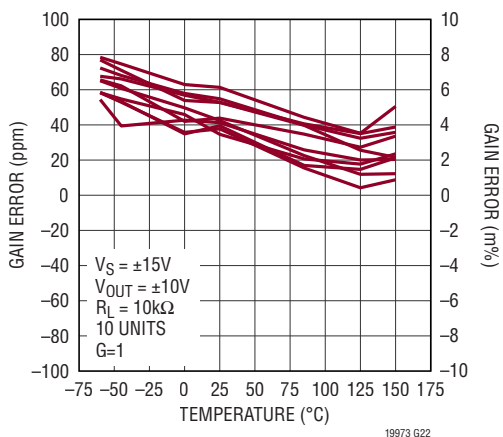
$R_L = 5\text{k}\Omega$ 、 $G = 9$  の場合の標準的な利得誤差 (明確にするために、各曲線をずらしている)



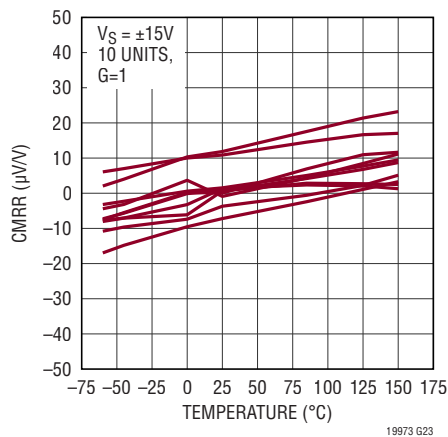
$R_L = 2\text{k}\Omega$ 、 $G = 9$  の場合の標準的な利得誤差 (明確にするために、各曲線をずらしている)



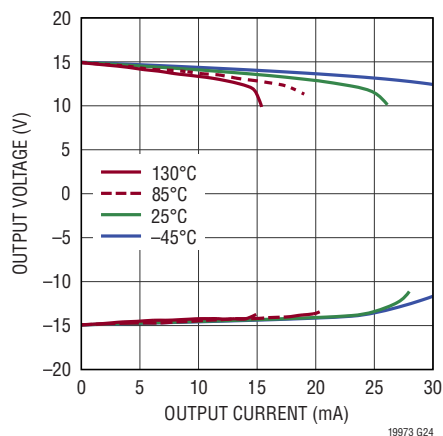
利得誤差と温度



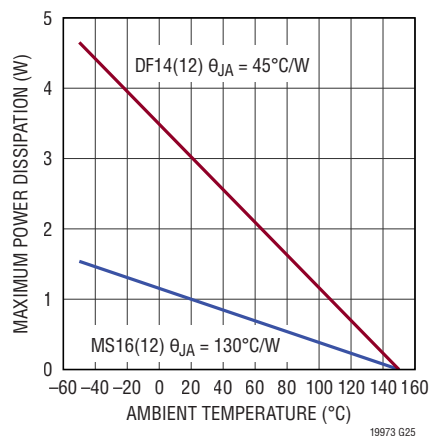
CMRRと温度



出力電圧と負荷電流

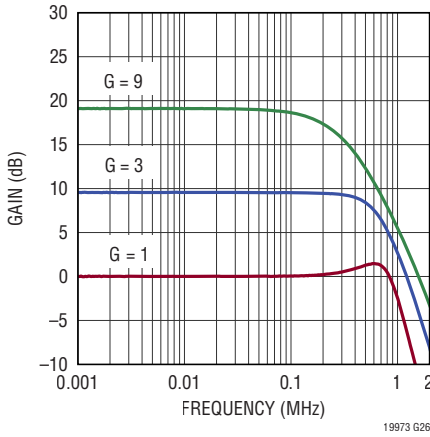


最大電力損失と温度

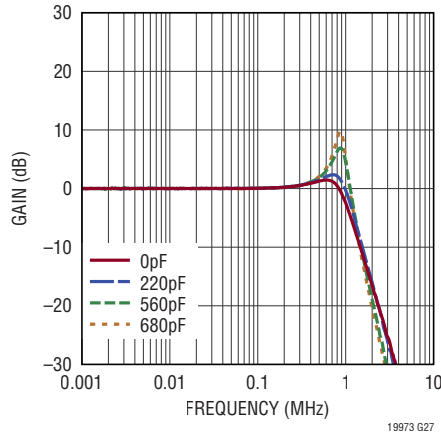


標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、差電圧アンプ構成。

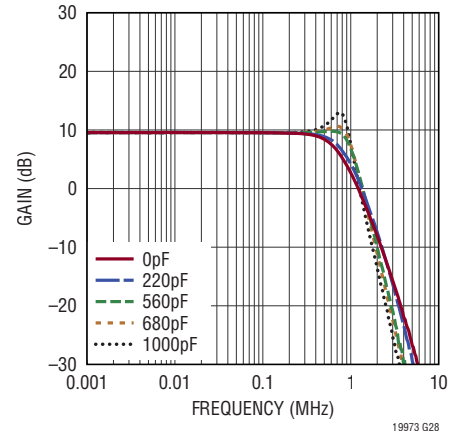
利得と周波数



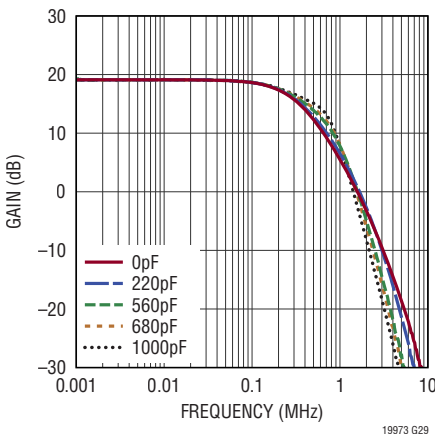
周波数応答と容量性負荷 (G = 1)



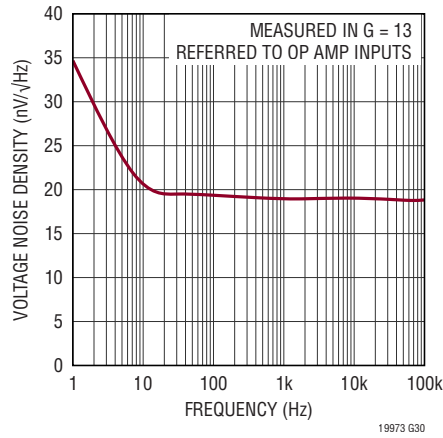
周波数応答と容量性負荷 (G = 3)



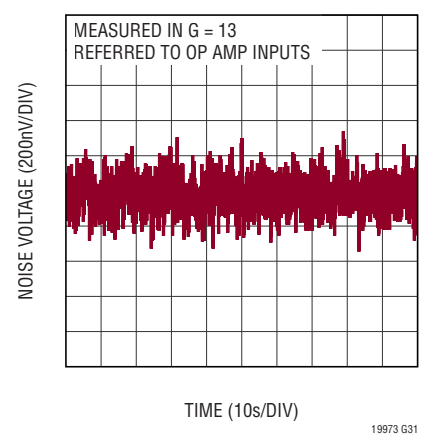
周波数応答と容量性負荷 (G = 9)



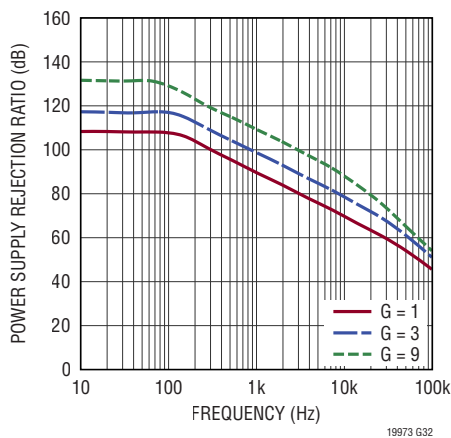
オペアンプのノイズ密度と周波数



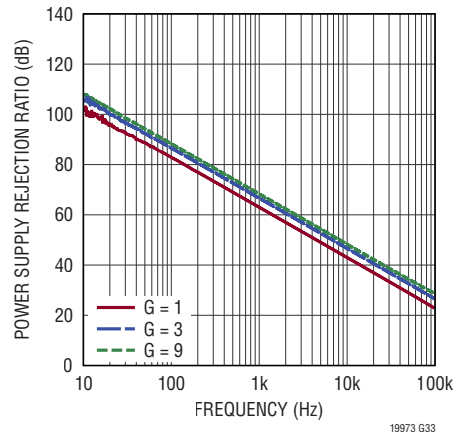
0.1Hz~10Hzのノイズ



正のPSRRと周波数

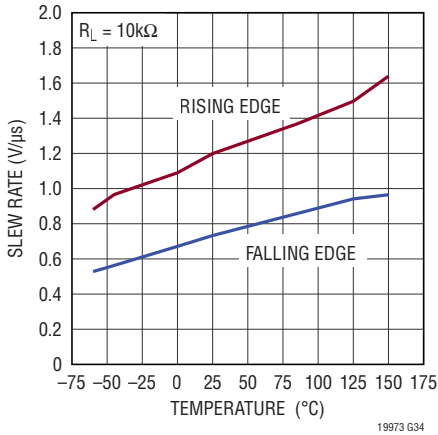


負のPSRRと周波数

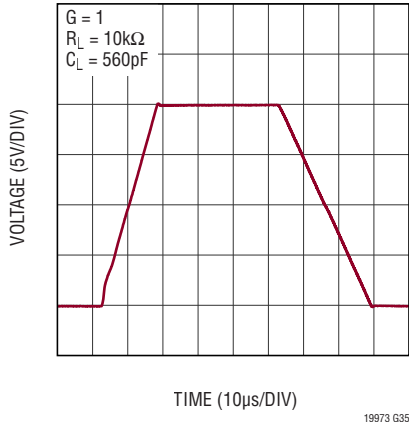


標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、差電圧アンプ構成。

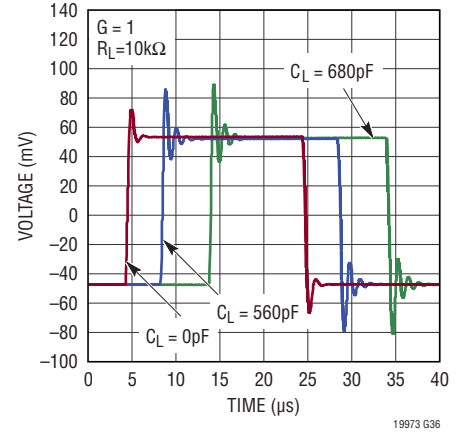
スルーレートと温度



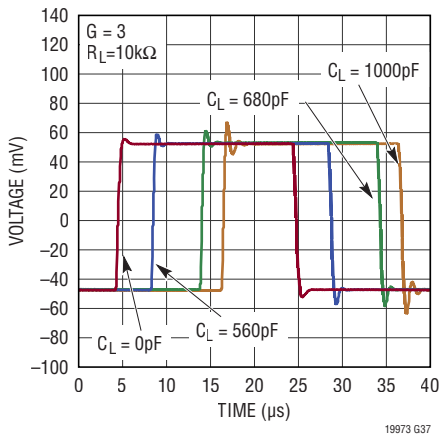
大信号ステップ応答



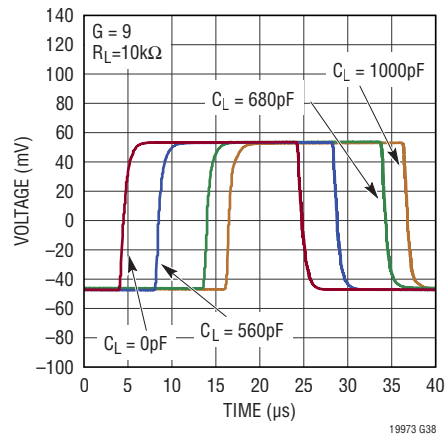
小信号ステップ応答



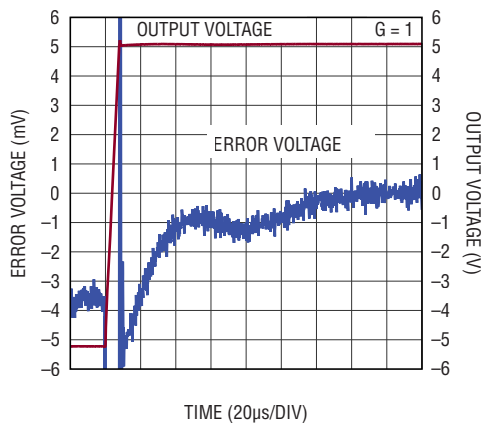
小信号ステップ応答



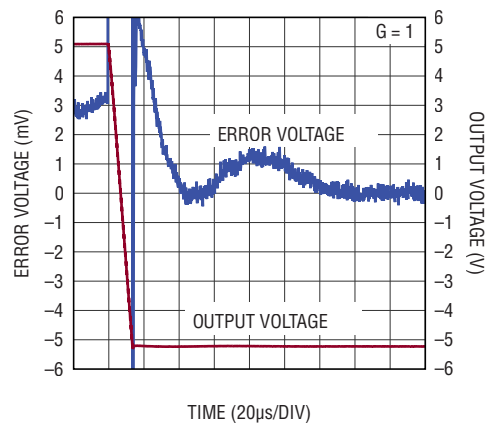
小信号ステップ応答



セトリング時間

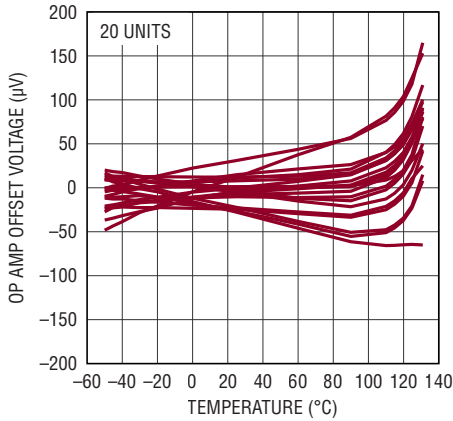


セトリング時間

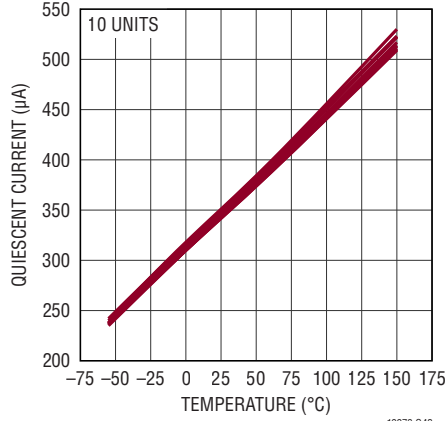


標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 、差電圧アンプ構成。

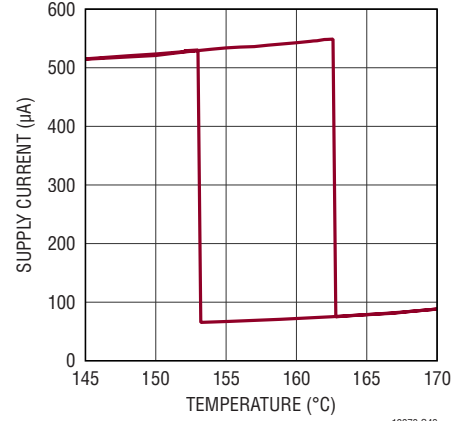
オペアンプのオフセット電圧と温度



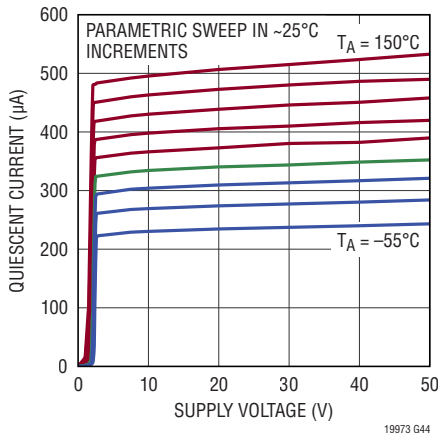
静止電流と温度



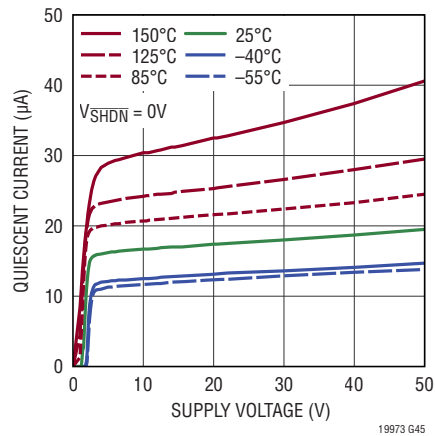
サーマル・シャットダウンとヒステリシス



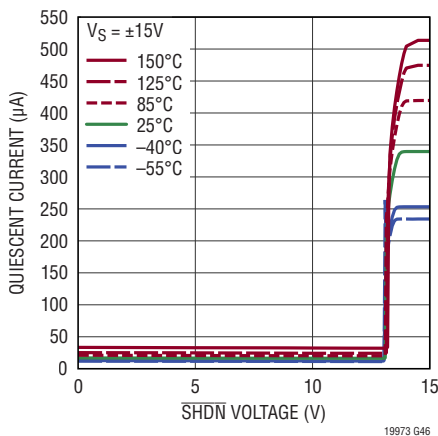
静止電流と電源電圧



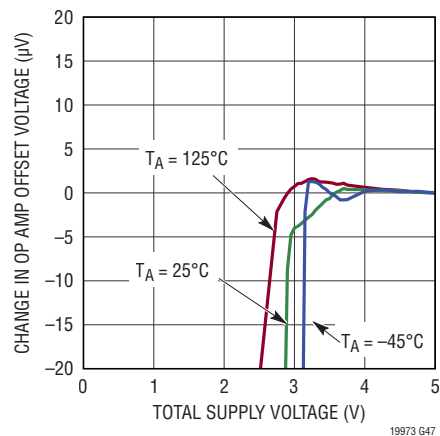
シャットダウン時静止電流と電源電圧



静止電流とSHDN電圧



最小電源電圧



ピン機能 (DFN/MSOP)

V<sup>+</sup> (ピン9/ピン11) : 正電源ピン。

V<sup>-</sup> (露出パッド・ピン15/ピン8) : 負電源ピン。

OUT (ピン8/ピン9) : 出力ピン。

+INA (ピン1/ピン1) : 利得1の非反転入力ピン。22.5kの内部抵抗を内部オペアンプの非反転入力に接続します。

+INB (ピン3/ピン3) : 利得3の非反転入力ピン。7.5kの内部抵抗を内部オペアンプの非反転入力に接続します。

+INC (ピン5/ピン5) : 利得9の非反転入力ピン。2.5kの内部抵抗を内部オペアンプの非反転入力に接続します。

-INA (ピン14/ピン16) : 利得1の反転入力ピン。22.5kの内部抵抗を内部オペアンプの反転入力に接続します。

-INB (ピン12/ピン14) : 利得3の反転入力ピン。7.5kの内部抵抗を内部オペアンプの反転入力に接続します。

-INC (ピン10/ピン12) : 利得9の反転入力ピン。2.5kの内部抵抗を内部オペアンプの反転入力に接続します。

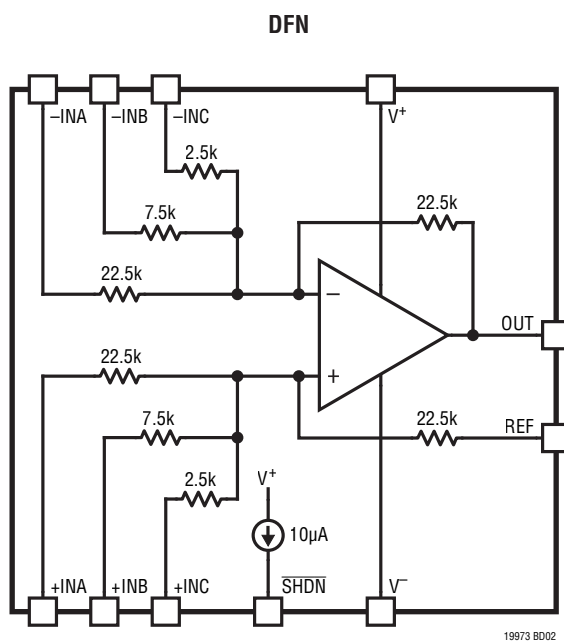
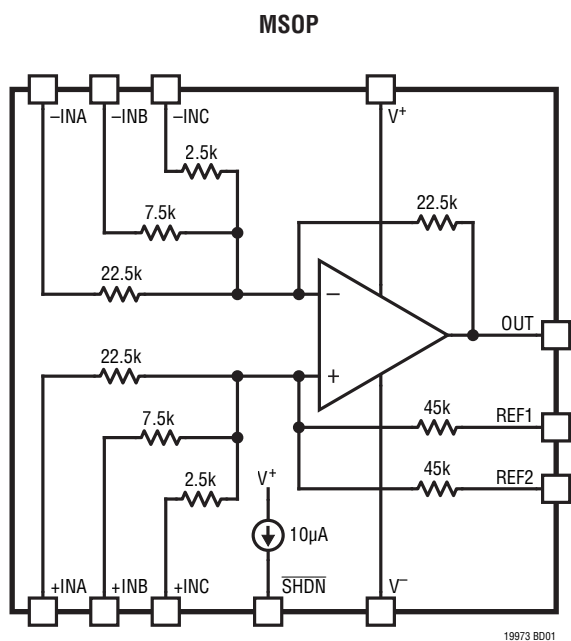
REF (ピン7/NA) : リファレンス入力ピン。入力間の電圧差がゼロである場合に、出力レベルを設定します。

REF1 (NA/ピン6) : リファレンス1入力ピン。REF2と共に、入力間の電圧差がゼロである場合に、出力レベルを設定します。

REF2 (NA/ピン7) : リファレンス2入力ピン。REF1と共に、入力間の電圧差がゼロである場合に、出力レベルを設定します。

SHDN (ピン6/ピン10) : シャットダウン・ピン。このピンをV<sup>+</sup>に接続するか、フロート状態のままにすると、アンプがアクティブになります。このピンの電圧がV<sup>+</sup>より2.5Vを超えて下回ると、アンプは低消費電力状態に移行します。

ブロック図



## アプリケーション情報

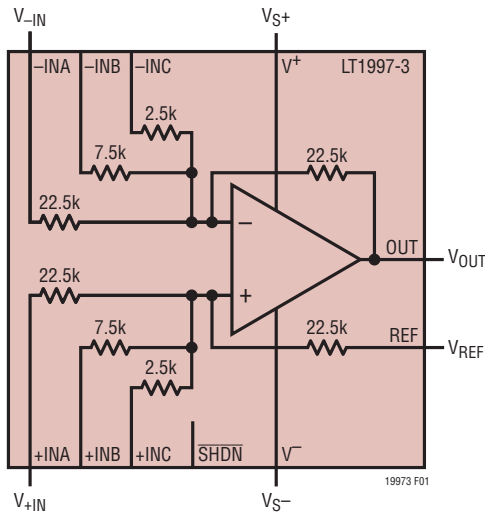


図1. デュアル電源動作 (利得=1) を備える差電圧アンプ

### はじめに

LT1997-3は、高精度に整合した抵抗回路網と組み合わせた、高精度、高電圧の汎用オペアンプです。外付け部品を追加することなく、さまざまな従来の利得回路に簡単に構成することができます。このデータシートの複数のページに記載された単純な回路が、LT1997-3を簡単に使用方法を示しています。このデバイスは、差電圧アンプ(図1)、反転シングルエンド・アンプ(図7)、および非反転シングルエンド・アンプ(図3)に構成することができます。LT1997-3は、基板スペースを節約して複雑さを低減するために、抵抗とオペアンプを小型パッケージで一緒に提供します。LT1997-3を使用して、高精度の測定回路を簡単に構成できます。これらの回路は、特定の測定アプリケーションに合わせて調整することができます。

### 同相電圧範囲

LT1997-3の同相電圧範囲は、LT1997-3の入力ピンで許容されている電圧によって、および内部オペアンプの入力電圧範囲によって設定されます。

LT1997-3の内部オペアンプには、次の2つの動作範囲があります。(a) 内部オペアンプの入力の同相電圧( $V_{CMOP}$ )が $V^- \sim V^+ - 1.75V$ の範囲内である場合、オペアンプは通常領域で動作します。(b)  $V_{CMOP}$ が $V^+ - 1.75V \sim V^- + 76V$ の範囲内である場合、オペアンプは動作を継続しますが、Over-The-Top (OTT) 領域では性能が低下します(詳細については、このデータシートの「Over-The-Top 動作」のセクションを参照)。

内部オペアンプの入力の同相電圧( $V_{CMOP}$ )が $V^-$ を下回ると、LT1997-3は正しく動作しませんが、 $V_{CMOP}$ が $V^- - 25V$ を超えていて、LT1997-3の接合部温度が $150^\circ C$ を超えない限り、デバイスは損傷しません。

LT1997-3の入力ピンで許容される電圧範囲は次のとおりです。いかなる環境でも、+INA入力ピンおよび-INA入力ピンの電圧が $V^- + 160V$ より高くなること、または $V^- - 160V$ より低くなることはできません。+INB、-INB、+INC、および-INCの各入力ピンの電圧が $V^- - 0.3V$ を下回ること、または $V^- + 80V$ を超えることはできません。

内部オペアンプの入力の同相電圧( $V_{CMOP}$ )は、ピン+INA、+INB、+INC、およびREFの電圧によって決定されます(「入力電圧範囲の計算」のセクションを参照)。この条件は、内部オペアンプの出力がクリップされず、帰還によって内部オペアンプの各入力と同じ電圧に維持される場合に限り、当てはまります。

前述の制限に加えて、入力抵抗が過剰に電力を損失しないように、アンプの同相入力電圧を選択する必要があります。22.5kの抵抗での電力損失は、1.5W未満でなければなりません。この電力損失は、7.5kの抵抗の場合、0.5W未満になり、2.5kの抵抗の場合、0.165W未満にならなければなりません。ほとんどのアプリケーションでは、抵抗の電力制限に達する前に、ピンの電圧制限に達します。

## アプリケーション情報

### 入力電圧範囲の計算

図2は、差電圧アンプの一般化されたケースで、同相電圧計算のために入力が短絡されたLT1997-3を示しています。R<sub>F</sub>およびR<sub>G</sub>の値は、正入力およびREFピンを接続する方法によって決定されます。

重ね合わせによって、次のように式を記述できます。

$$V_{CMOP} = V_{EXT} \cdot \frac{R_F}{R_F + R_G} + V_{REF} \cdot \frac{R_G}{R_F + R_G}$$

または、V<sub>EXT</sub>について解くと、次のようになります。

$$V_{EXT} = V_{CMOP} \cdot \left(1 + \frac{R_G}{R_F}\right) - V_{REF} \cdot \frac{R_G}{R_F}$$

ただし、有効なV<sub>CMOP</sub>電圧は、高電位側ではV<sub>S+</sub> - 1.75V (V<sub>S-</sub> + 76V OTT)に制限され、低電位側ではV<sub>S-</sub>に制限されます。そのため、次のようになります。

$$\text{MAX } V_{EXT} = (V_{S+} - 1.75) \cdot \left(1 + \frac{R_G}{R_F}\right) - V_{REF} \cdot \frac{R_G}{R_F}$$

および

$$\text{MIN } V_{EXT} = (V_{S-}) \cdot \left(1 + \frac{R_G}{R_F}\right) - V_{REF} \cdot \frac{R_G}{R_F}$$

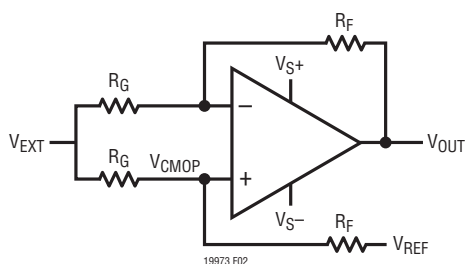


図2. 同相入力電圧範囲の計算

最大V<sub>EXT</sub>制限を超えると、アンプはOver-The-Top領域に移行します。Over-The-Top領域の最大入力電圧は、次式で求められます。

$$\text{MAX } V_{EXTOTT} = (V_{S-} + 76) \cdot \left(1 + \frac{R_G}{R_F}\right) - V_{REF} \cdot \frac{R_G}{R_F}$$

上記の入力電圧範囲の最大値および最小値が、LT1997-3の入力ピンに対して前に規定された許容電圧範囲を超えることができないということに注意してください。

負入力は、内部オペアンプの同相範囲(V<sub>CMOP</sub>)から影響を受けないため、この同相範囲によって制限されません。負入力は、アンプの出力振幅によって(および、当然、入力ピンの許容電圧範囲によって)制限されます。

### Over-The-Top 動作

LT1997-3の内部オペアンプの入力同相電圧(V<sub>CMOP</sub>)が、V<sup>+</sup>電源電圧の近くで、または超えてバイアスされた場合、このオペアンプはOver-The-Top (OTT)領域で動作します。オペアンプは、(正電源電圧V<sup>+</sup>に関わらず) V<sup>-</sup>より最大76V高い入力同相電圧で動作を継続しますが、その性能は低下します。オペアンプの入力バイアス電流は、±2nA未滿から14μAまで変化します。オペアンプの入力オフセット電流は±50nAに上昇し、これによって±1.1mVが出力オフセット電圧に追加されます。

加えて、Over-The-Top領域で動作している場合、差動入力インピーダンスが、通常動作での1MΩからOver-The-Top動作での約3.7kΩに減少します。この抵抗は内部オペアンプの加算ノードの両端に現れ、ノイズとオフセットを増加させるとともに、速度を低下させます。ノイズとオフセットは、利得設定に応じて、75%~450%の範囲で増加します。帯域幅は、1/2~1/5.5に減少します。Over-The-Top動作の詳細については、LT6015のデータシートを参照してください。

### 従来の非反転アンプ: 高入力インピーダンス

LT1997-3によって可能になる一般的なオペアンプ構成は、非反転アンプです。図3の上側に、非反転オペアンプ回路の標準的な表現を示します。LT1997-3は、5.5の正確な利得で構成されており、下側に示されています。非反転オペアンプ構成の利点の1つは、入力インピーダンスがきわめて高いことです。LT1997-3は、この利点を持っています。LT1997-3を非反転構成で使用して、多数の利得を実現することができます。そのような高インピーダンス入力非反転利得構成の完全な一覧を表1に示します。それらの多くは、図4にも回路図の形式で示されています。内部オペアンプの正入力および負入力が発生するソース・インピーダンスが等しくなるように正入力が接続されていることに注意してください。これによって、オペアンプの入力バイアス電流に起因するオフセット電圧を最小限に抑えます。非反転構成では、ノイズ利得とアンプの利得は同一です。

## アプリケーション情報

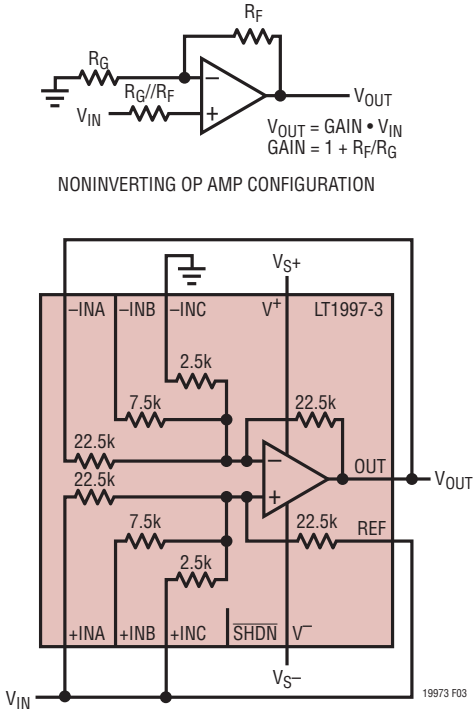


図3. 非反転オペアンプとして構成されたLT1997-3

表1. 非反転利得の場合の負ピンの構成。正入力は、図4の例に示されているように駆動される。

利得	負入力接続		
	-INA	-INB	-INC
1	V <sub>OUT</sub>	V <sub>OUT</sub>	V <sub>OUT</sub>
1.077	GND	V <sub>OUT</sub>	V <sub>OUT</sub>
1.1	GND	開放	V <sub>OUT</sub>
1.25	GND	V <sub>OUT</sub>	開放
1.273	V <sub>OUT</sub>	GND	V <sub>OUT</sub>
1.3	開放	GND	V <sub>OUT</sub>
1.4	GND	GND	V <sub>OUT</sub>
2	GND	開放	開放
2.5	V <sub>OUT</sub>	GND	開放
2.8	V <sub>OUT</sub>	V <sub>OUT</sub>	GND
3.25	開放	V <sub>OUT</sub>	GND
3.5	GND	V <sub>OUT</sub>	GND
4	開放	GND	開放
5	GND	GND	開放
5.5	V <sub>OUT</sub>	開放	GND
7	V <sub>OUT</sub>	GND	GND
10	開放	開放	GND
11	GND	開放	GND
13	開放	GND	GND
14	GND	GND	GND

アプリケーション情報

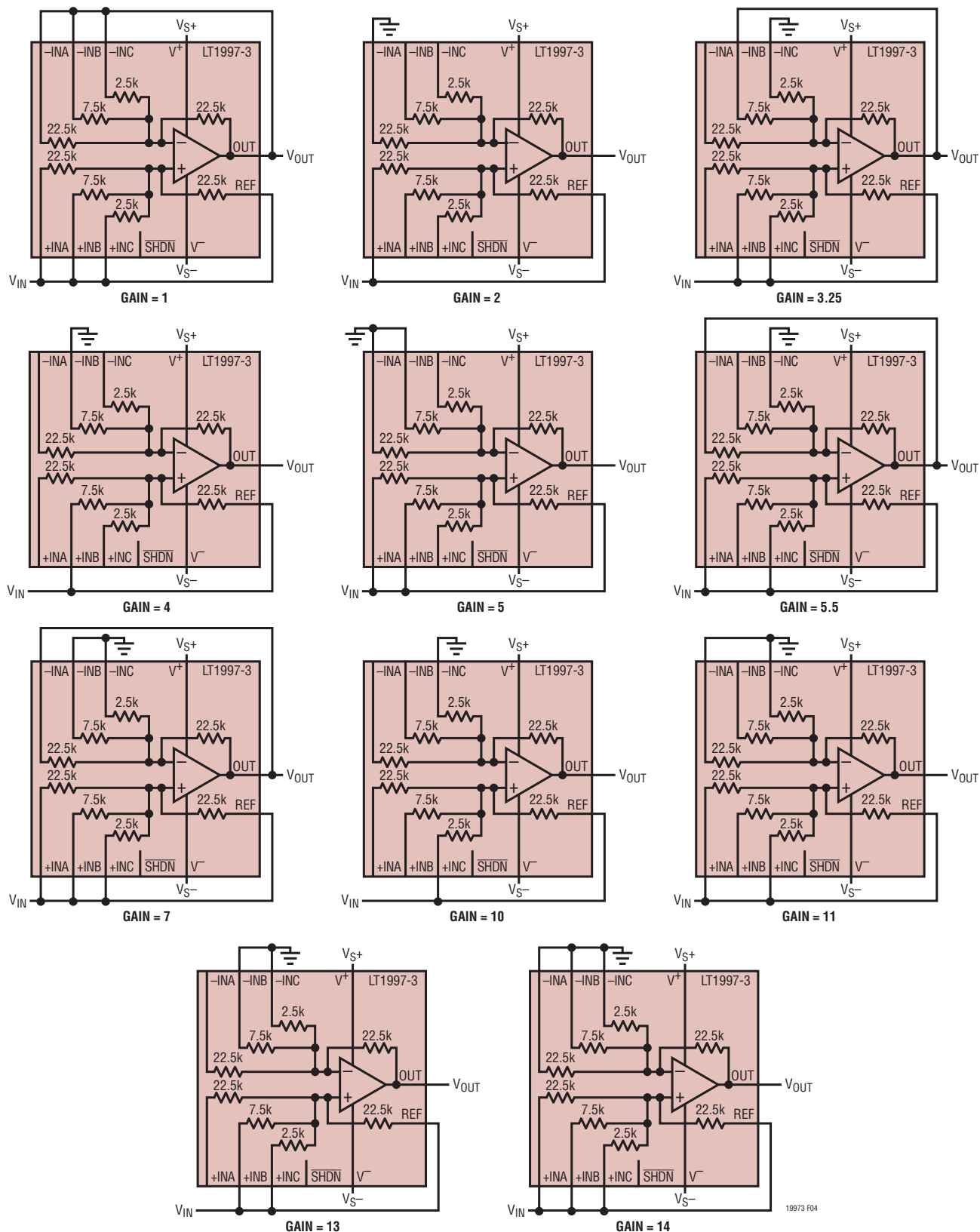


図4. LT1997-3を使用した従来の非反転利得の実装例。高入力インピーダンスが維持される。

## アプリケーション情報

### 減衰

入力信号を減衰するように正入力抵抗を構成することができます(図5)。これによって、入力範囲と精度の間のトレードオフを可能にします。入力を減衰することで、出力信号の減少を代償にして、オペアンプが精度の低いOver-the-Top動作領域に移行するのを防ぐことができます。4つの正抵抗( $R_{+INA}$ 、 $R_{+INB}$ 、 $R_{+INC}$ 、 $R_{REF}$ )を配置して、多くの正確な入力減衰器を作成できます。これらを表2に示します。

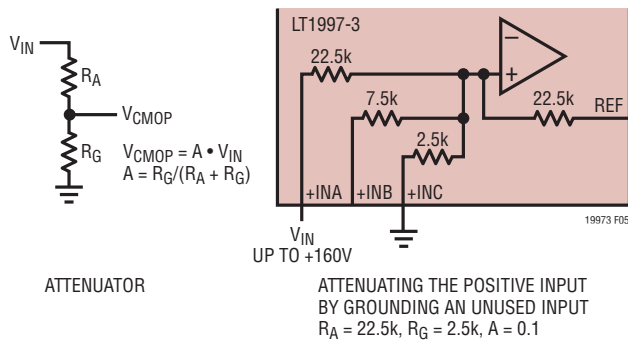


図5. LT1997-3の入力を減衰して、使用可能な入力範囲を増やすことができる。+INA入力は、±160Vにすることができる。

減衰および非反転利得は、独立して設定され、それらを組み合わせて、さらに多くの利得オプションが得られます。0.0714~14(図6)の範囲内で346個の固有の利得を実現できます。正側の抵抗を減衰器として使用した場合、入力バイアス電流を相殺することにより、オフセット電圧が減少する効果が得られます。2つのオペアンプの入力ノードに現れるインピーダンスは、同一ではありません。

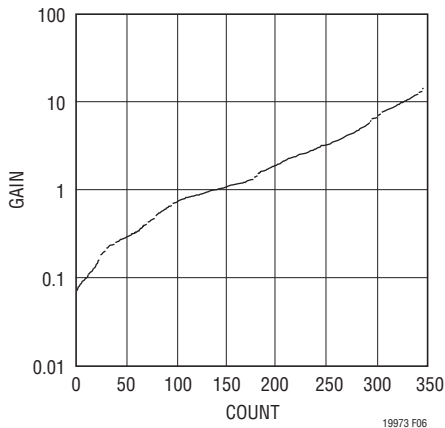


図6. 減衰を非反転利得と組み合わせることによって、多くの固有の利得を実現できる

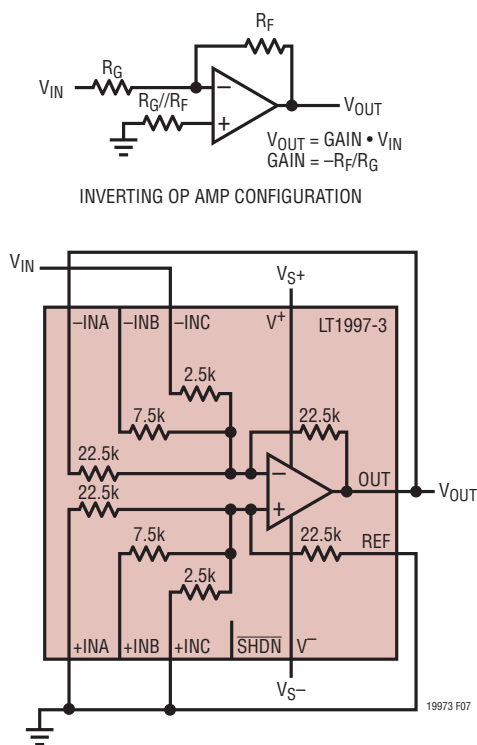
表2. さまざまな減衰のための正ピンの構成

利得	正入力接続			
	+INA	+INB	+INC	REF
0.0714	V <sub>IN</sub>	GND	GND	GND
0.0769	V <sub>IN</sub>	GND	GND	開放
0.0909	V <sub>IN</sub>	開放	GND	GND
0.1	V <sub>IN</sub>	開放	GND	開放
0.143	V <sub>IN</sub>	GND	GND	V <sub>IN</sub>
0.182	V <sub>IN</sub>	開放	GND	V <sub>IN</sub>
0.2	V <sub>IN</sub>	GND	開放	GND
0.214	GND	V <sub>IN</sub>	GND	GND
0.231	開放	V <sub>IN</sub>	GND	GND
0.25	V <sub>IN</sub>	GND	開放	開放
0.286	V <sub>IN</sub>	V <sub>IN</sub>	GND	GND
0.308	V <sub>IN</sub>	V <sub>IN</sub>	GND	開放
0.357	V <sub>IN</sub>	V <sub>IN</sub>	GND	V <sub>IN</sub>
0.4	V <sub>IN</sub>	GND	開放	V <sub>IN</sub>
0.5	V <sub>IN</sub>	開放	開放	GND
0.6	GND	V <sub>IN</sub>	開放	GND
0.643	GND	GND	V <sub>IN</sub>	GND
0.692	開放	GND	V <sub>IN</sub>	GND
0.714	V <sub>IN</sub>	GND	V <sub>IN</sub>	GND
0.75	開放	V <sub>IN</sub>	開放	GND
0.769	V <sub>IN</sub>	GND	V <sub>IN</sub>	開放
0.786	V <sub>IN</sub>	GND	V <sub>IN</sub>	V <sub>IN</sub>
0.8	V <sub>IN</sub>	V <sub>IN</sub>	開放	GND
0.818	GND	開放	V <sub>IN</sub>	GND
0.857	GND	V <sub>IN</sub>	V <sub>IN</sub>	GND
0.9	開放	開放	V <sub>IN</sub>	GND
0.909	V <sub>IN</sub>	開放	V <sub>IN</sub>	GND
0.923	開放	V <sub>IN</sub>	V <sub>IN</sub>	GND
0.929	V <sub>IN</sub>	V <sub>IN</sub>	V <sub>IN</sub>	GND
1	V <sub>IN</sub>	V <sub>IN</sub>	V <sub>IN</sub>	V <sub>IN</sub>

## アプリケーション情報

### 反転構成

図7に示されている反転アンプは、もう1つの従来のオペアンプ構成です。この回路は、実際は、 $V_{IN}$ とGNDが交換されていること以外は、図3の非反転アンプと同一です。使用可能な利得の一覧を表3に示し、いくつかの回路を図8に示しています。通常反転アンプの場合と同様に、ノイズ利得は $1+|利得|$ です。最高のDC精度を実現するには、オペアンプの入力に現れるソース・インピーダンスを整合させます。



INVERTING OP AMP CONFIGURATION  
 IMPLEMENTED WITH THE LT1997-3,  $R_F = 11.25k$ ,  $R_G = 2.5k$ ,  $GAIN = -4.5$   
 GAIN IS ACHIEVED BY GROUNDING, FLOATING OR FEEDING BACK  
 THE AVAILABLE RESISTORS TO ARRIVE AT THE DESIRED  $R_F$  AND  $R_G$

図7. 反転オペアンプとして構成されたLT1997-3

表3. 反転利得の場合の負ピンの構成

利得	負入力接続		
	-INA	-INB	-INC
-0.077	$V_{IN}$	$V_{OUT}$	$V_{OUT}$
-0.1	$V_{IN}$	開放	$V_{OUT}$
-0.25	$V_{IN}$	$V_{OUT}$	開放
-0.273	$V_{OUT}$	$V_{IN}$	$V_{OUT}$
-0.3	開放	$V_{IN}$	$V_{OUT}$
-0.4	$V_{IN}$	$V_{IN}$	$V_{OUT}$
-1	$V_{IN}$	開放	開放
-1.5	$V_{OUT}$	$V_{IN}$	開放
-1.8	$V_{OUT}$	$V_{OUT}$	$V_{IN}$
-2.25	開放	$V_{OUT}$	$V_{IN}$
-2.5	$V_{IN}$	$V_{OUT}$	$V_{IN}$
-3	開放	$V_{IN}$	開放
-4	$V_{IN}$	$V_{IN}$	開放
-4.5	$V_{OUT}$	開放	$V_{IN}$
-6	$V_{OUT}$	$V_{IN}$	$V_{IN}$
-9	開放	開放	$V_{IN}$
-10	$V_{IN}$	開放	$V_{IN}$
-12	開放	$V_{IN}$	$V_{IN}$
-13	$V_{IN}$	$V_{IN}$	$V_{IN}$

## アプリケーション情報

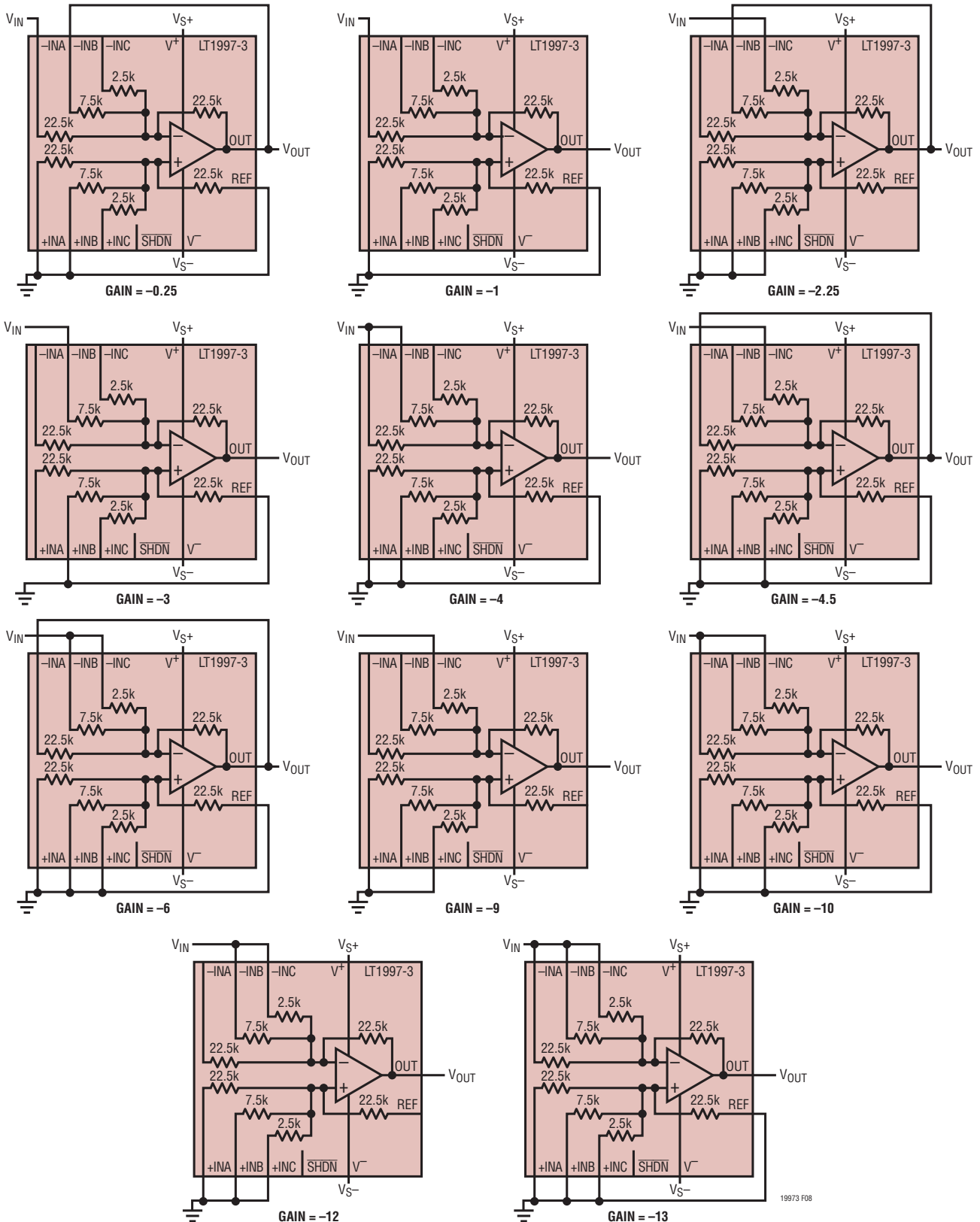


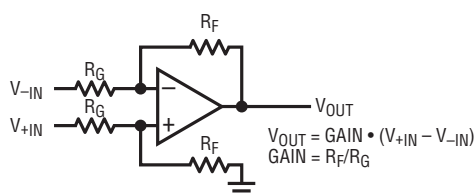
図8. 入力インピーダンスが1.73kΩ(利得=-13)~22.5kΩ(利得=-1)の範囲で変化する反転利得

19973 F08

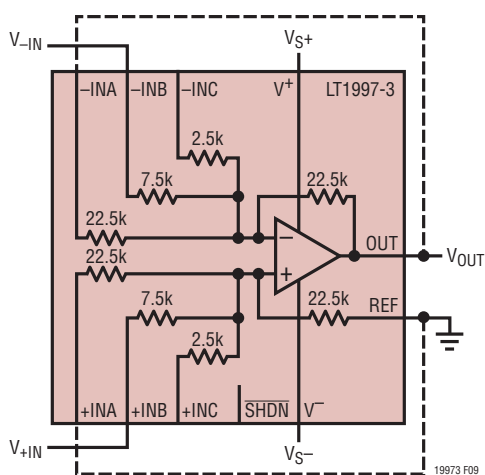
## アプリケーション情報

### 差電圧アンプ

LT1997-3は、差電圧アンプとして使用するのに最適です。図9に、4つの抵抗を使用した基本的な差電圧アンプおよびLT1997-3を示します。3の差動利得が示されていますが、この利得は、破線の接続を追加することによって変更できます。22.5kの抵抗を並列に接続することによって、利得を1/2に減らすことができます。もちろん、多くの可能な利得があります。表4に、差動利得およびそれらを実現する方法を示します。反転アンプに関しては、ノイズ利得が信号利得+1に等しくなることに注意してください。



DIFFERENCE AMPLIFIER CONFIGURATION



DIFFERENCE AMPLIFIER CONFIGURATION  
 IMPLEMENTED WITH THE LT1997-3,  $R_F = 22.5k$ ,  $R_G = 7.5k$ ,  $GAIN = 3$   
 ADDING THE DASHED CONNECTIONS CONNECT THE  
 TWO 22.5k RESISTORS IN PARALLEL, SO  $R_F$  IS REDUCED TO 11.25k.  
 THE GAIN BECOMES  $11.25k/7.5k = 1.5$

図9. 差電圧アンプとして構成されたLT1997-3。利得は、適切な抵抗または抵抗の組み合わせを接続することによって設定される。3の利得が示されており、破線を接続することによって1.5の利得に変更される。

内部オペアンプの入力の同相電圧( $V_{CMOP}$ )は、ピン+INA、+INB、+INC、およびREFの電圧によって設定されます。

表4. 差電圧アンプの利得

利得	V-IN	V-IN	出力	GND(REF)
0.077	+INA	-INA	-INB, -INC	+INB, +INC
0.1	+INA	-INA	-INC	+INC
0.25	+INA	-INA	-INB	+INB
0.273	+INB	-INB	-INA, -INC	+INA, +INC
0.3	+INB	-INB	-INC	+INC
0.4	+INA, +INB	-INA, -INB	-INC	+INC
1	+INA	-INA		
1.5	+INB	-INB	-INA	+INA
1.8	+INC	-INC	-INA, -INB	+INA, +INB
2.25	+INC	-INC	-INB	+INB
2.5	+INA, +INC	-INA, -INC	-INB	+INB
3	+INB	-INB		
4	+INA, +INB	-INA, -INB		
4.5	+INC	-INC	-INA	+INA
6	+INB, +INC	-INB, -INC	-INA	+INA
9	+INC	-INC		
10	+INA, +INC	-INA, -INC		
12	+INB, +INC	-INB, -INC		
13	+INA, +INB, +INC	-INA, -INB, -INC		

## アプリケーション情報

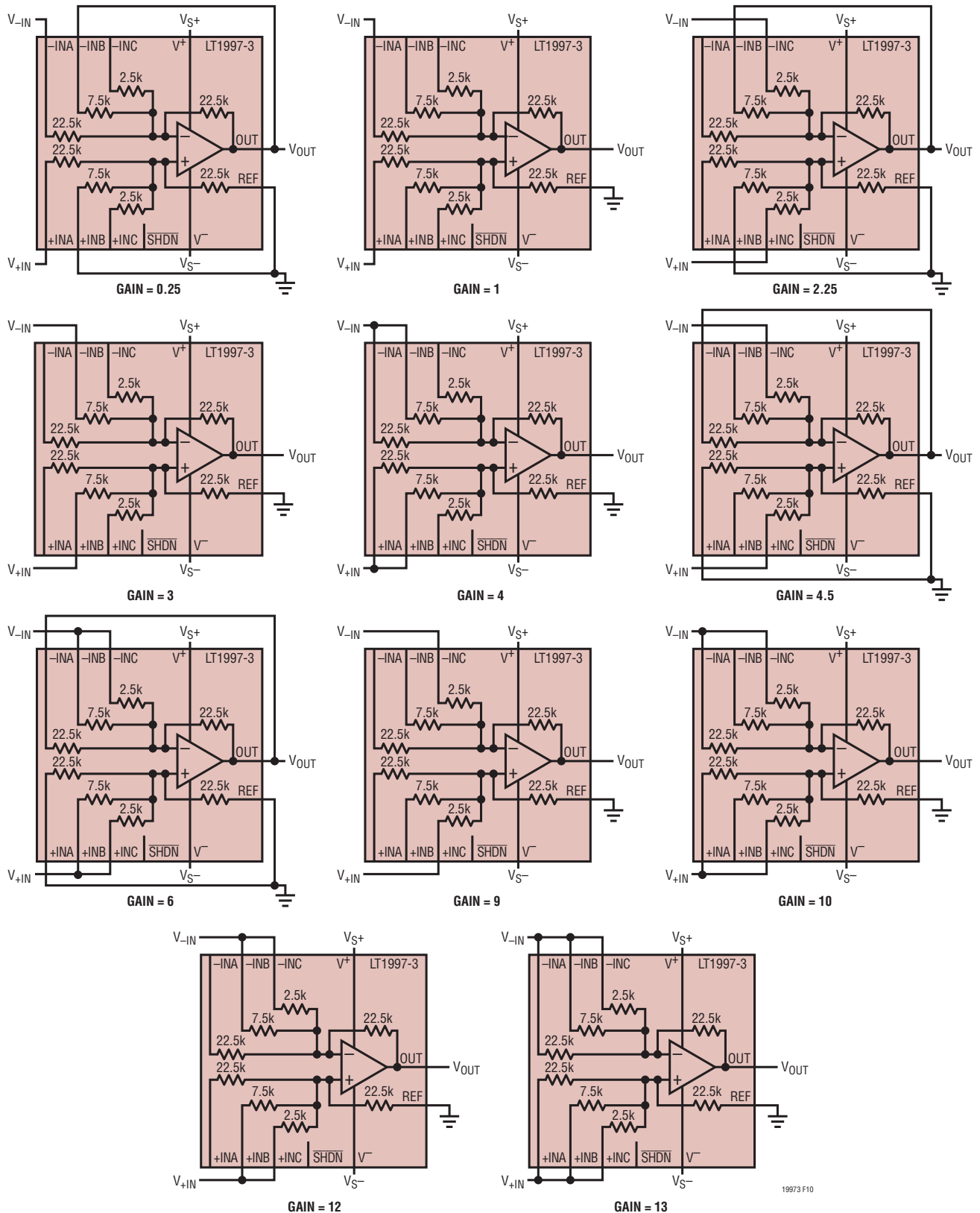


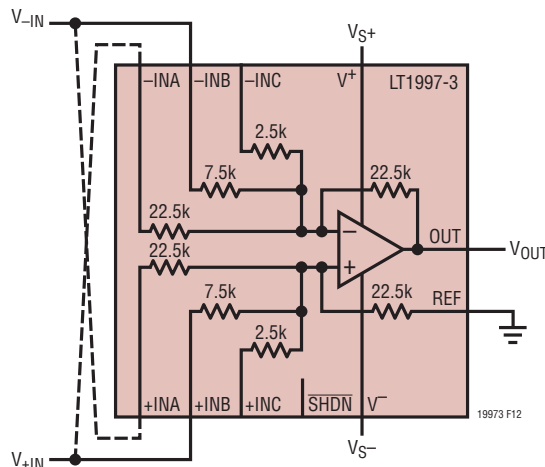
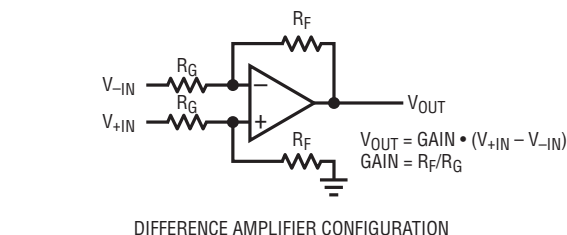
図 10. ピン・ストラップすることによって多くの差電圧アンプ利得を実現できる

19973 F10

## アプリケーション情報

### 差電圧アンプ: 相互結合を使用した追加の整数利得

図11に、基本的な差電圧アンプおよび入力相互結合されたLT1997-3を示します。破線の接続を追加することによって、差動利得が3から2に減少します。この方法を使用して、表5に示すような追加の整数利得を実現できます。これによって、LT1997-3では、1～13の全ての整数利得を実現できます。各々は $V_{+IN}$ の接続を調べることによって記述することができ、 $V_{-IN}$ の接続が単純に反対である(+を-に変え、-を+に変えている)ことに注意してください。各ケースについて、ノイズ利得、帯域幅、および入力インピーダンスの様も示されています。相互結合を使用した差電圧アンプの回路図を図12に示します。相互結合を使用して生成される追加の非整数利得を表6に示します。



DIFFERENCE AMPLIFIER CONFIGURATION  
 IMPLEMENTED WITH THE LT1997-3,  $R_F = 22.5k$ ,  $R_G = 7.5k$ , GAIN = 3  
 GAIN CAN BE ADJUSTED BY CROSS-COUPLING THE INPUTS.  
 MAKING THE DASHED CONNECTIONS REDUCES THE GAIN FROM 3 TO 2

図11. LT1997-3の入力を相互結合することで、追加の整数利得を構成できる。LT1997-3は、1～13の整数利得を全て提供する。

表5. 相互結合を使用した接続。 $V_{+IN}$ の列を調べることによって式を記述できることに注意する。

利得	$V_{+IN}$	$V_{-IN}$	式	ノイズ利得	-3dB BW (MHz)	差動入力インピーダンス (kΩ)	同相入力インピーダンス (kΩ)
2	+INB, -INA	-INB, +INA	3-1	5	540	11.25	14.1
5	+INC, -INB, -INA	-INC, +INB, +INA	9-3-1	14	222	3.5	12.1
7	+INC, +INA, -INB	-INC, -INA, +INB	9+1-3	14	222	3.5	12.1
8	+INC, -INA	-INC, +INA	9-1	11	277	4.5	12.4
11	+INC, +INB, -INA	-INC, -INB, +INA	9+3-1	14	222	3.5	12.1

表6. 相互結合を使用して実現できる追加の非整数利得

利得	$V_{+IN}$	$V_{-IN}$	出力	GND (REF)
0.143	+INA	-INA	+INB, -INC	-INB, +INC
0.2	-INA, +INB	+INA, -INB	-INC	+INC
0.333	+INB	-INB	+INA, -INC	-INA, +INC

## アプリケーション情報

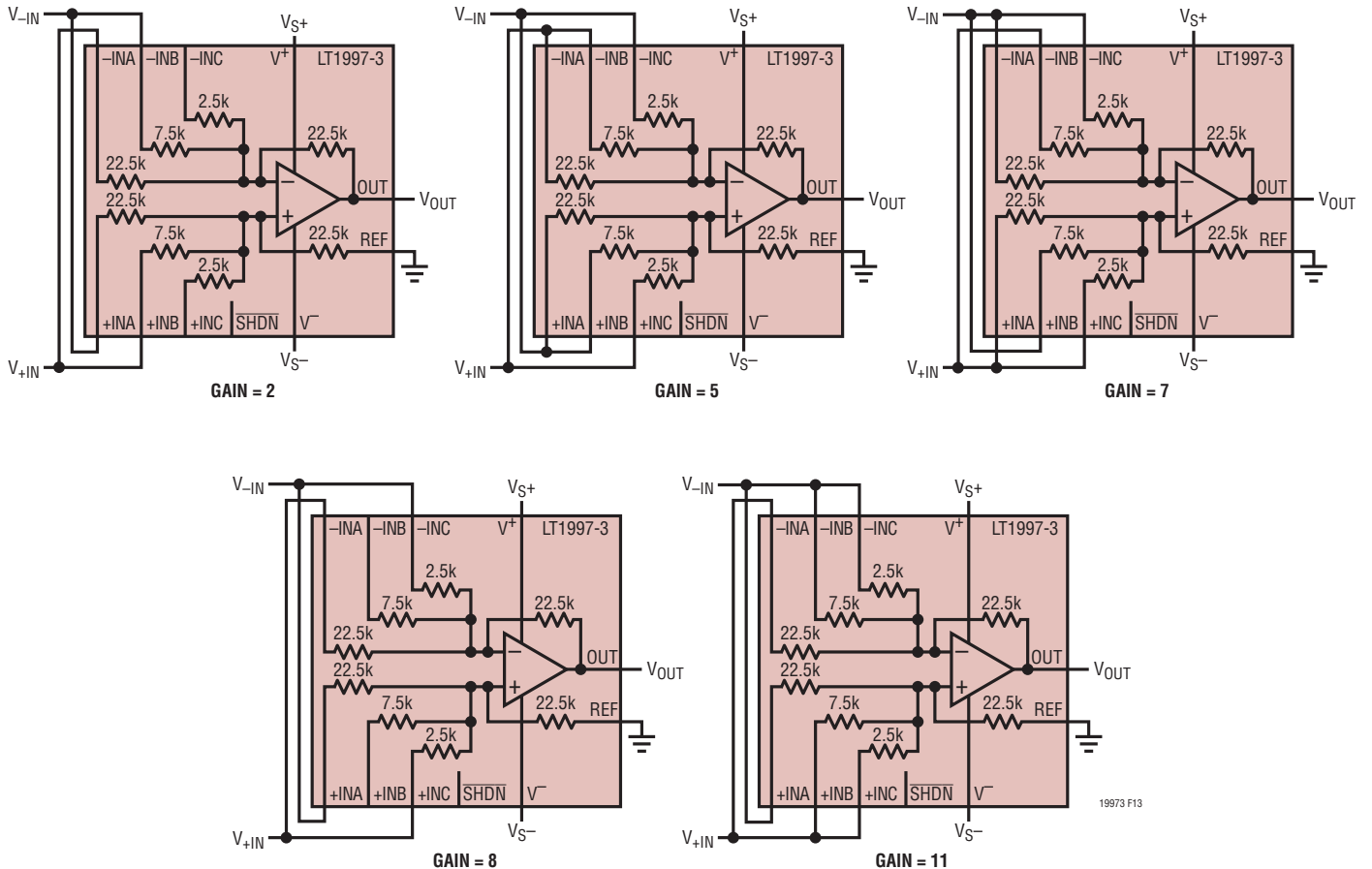


図 12. 相互結合を使用した整数利得差電圧アンプ

### 高同相電圧差電圧アンプ

差電圧アンプの入力範囲は、入力同相電圧を分圧するようにアンプを構成することによって拡張できます。図 13 の上部に、基本的な回路を示します。回路の実効入力電圧範囲は、抵抗  $R_T$  が内部オペアンプの入力に現れる同相 (CM) 電圧 ( $V_{CMOP}$ ) を減衰することによって、拡張されます。LT1997-3 の場合、 $R_G$  に最も役立つ抵抗は、+INA および -INA の 22.5kΩ 抵抗です。これは、これらの抵抗が  $V_S-$  電源電圧にダイオードでクランプされないため、両方のレールを超えることができるためです。+INB、-INB、+INC、および -INC の各ピンの電圧は  $V_S-$  より 80V 高くなることができますが、 $V_S-$  を下回ることにはできません。前と同様に、内部オペアンプの入力同相電圧は、制限要因であり、オペアンプの正入力 ( $V_{CMOP}$ ) の電

圧によって設定されます。重ね合わせによって、次のように式を記述できます。

$$V_{CMOP} = V_{EXT} \cdot \frac{R_F PR_T}{R_G + R_F PR_T} + V_{REF} \cdot \frac{R_G PR_T}{R_F + R_G PR_T} + V_{TERM} \cdot \frac{R_F PR_G}{R_T + R_F PR_G}$$

$V_{EXT}$  について解くと、次のようになります。

$$V_{EXT} = \left( 1 + \frac{R_G}{R_F PR_T} \right) \cdot \begin{pmatrix} V_{CMOP} - V_{REF} \cdot \frac{R_G PR_T}{R_F + R_G PR_T} \\ -V_{TERM} \cdot \frac{R_F PR_G}{R_T + R_F PR_G} \end{pmatrix}$$

## アプリケーション情報

LT1997-3内の抵抗値が与えられると、この式は簡略化されて評価され、表7に示されている式が得られます。V<sub>LIM</sub>にV<sub>S+</sub> - 1.75VおよびV<sub>S-</sub>を代入すると、オペアンプの通常動作領域での同相電圧の有効な最大値および最小値がそれぞれ得られます。V<sub>LIM</sub>にV<sub>S+</sub> + 76VおよびV<sub>S-</sub>を代入すると、オペアンプのOver-The-Top領域での同相電圧の有効な最大値および最小値がそれぞれ得られます(詳細については、このデータシートの「Over-The-Top動作」のセクションを参照)。図13に示したケースの計算例を以下に示します。+INCおよび-INCが終端されているため、表7の3行目から次式が得られることに注意してください。

$$\begin{aligned} \text{MAX } V_{\text{EXT}} &= 11 \cdot (V_{S+} - 1.75) - V_{\text{REF}} - 9 \cdot V_{\text{TERM}} \\ &= 11 \cdot (10.25\text{V}) - 2.5 - 9 \cdot 12 \\ &= 2.25\text{V} \end{aligned}$$

および

$$\begin{aligned} \text{MIN } V_{\text{EXT}} &= 11 \cdot (V_{S-}) - V_{\text{REF}} - 9 \cdot V_{\text{TERM}} \\ &= 11 \cdot (0) - 2.5 - 9 \cdot 12 \\ &= -110.5\text{V} \end{aligned}$$

計算されたV<sub>EXT</sub>電圧が+INAピン、-INAピンの160Vの絶対最大定格を超えた場合、160Vまたは-160Vが事実上の同相限界値になります。高CM回路のその他の例を、さまざまな電源について図14、図15、および図16に示しています。

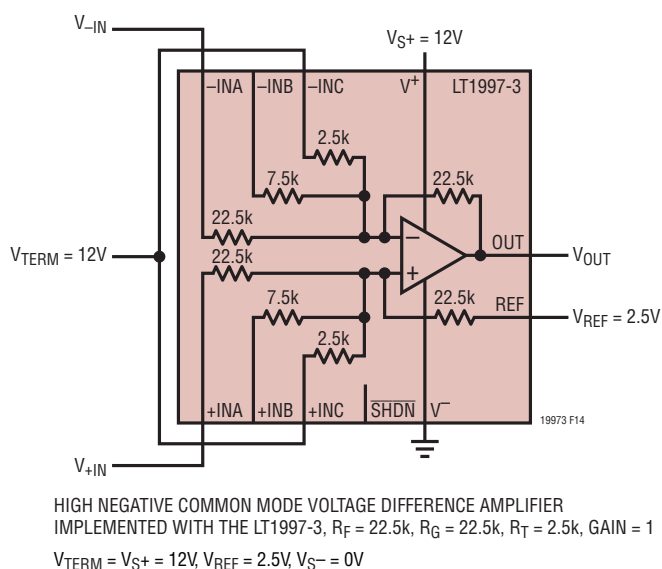
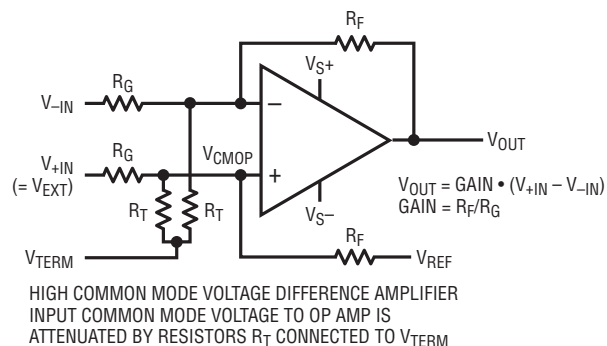


図13. 同相入力範囲の拡張

表7. LT1997-3を高同相電圧差電圧アンプとして構成した場合の入力同相電圧範囲

利得	V <sub>+IN</sub>	V <sub>-IN</sub>	R <sub>T</sub>	ノイズ利得	最大、最小V <sub>EXT</sub> (V <sub>S+</sub> - 1.75(通常領域)またはV <sub>S+</sub> + 76(OTT)、およびV <sub>S-</sub> をV <sub>LIM</sub> に代入)
1	+INA	-INA		2	2 • V <sub>LIM</sub> - V <sub>REF</sub>
1	+INA	-INA	R <sub>+INB</sub> , R <sub>-INB</sub>	5	5 • V <sub>LIM</sub> - V <sub>REF</sub> - 3 • V <sub>TERM</sub>
1	+INA	-INA	R <sub>+INC</sub> , R <sub>-INC</sub>	11	11 • V <sub>LIM</sub> - V <sub>REF</sub> - 9 • V <sub>TERM</sub>
1	+INA	-INA	R <sub>+INB}    R<sub>+INC</sub>, R<sub>-INB}    R<sub>-INC</sub></sub></sub>	14	14 • V <sub>LIM</sub> - V <sub>REF</sub> - 12 • V <sub>TERM</sub>

## アプリケーション情報

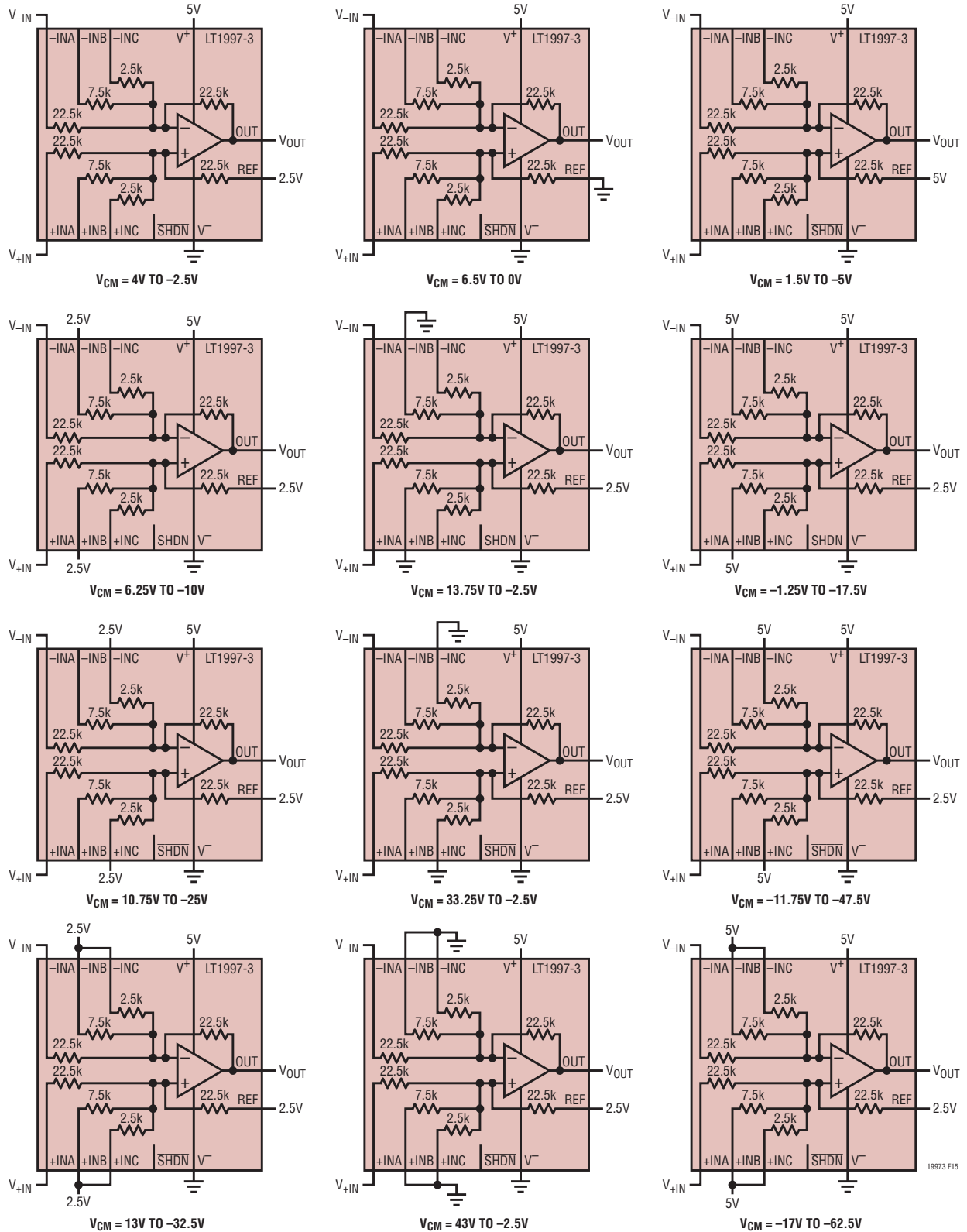


図14.  $V_S = 5V$ 、 $0V$ 、利得=1でのさまざまなLT1997-3の構成の同相範囲。  
これらの範囲は、通常動作領域での内部オペアンプの動作を保証する。

アプリケーション情報

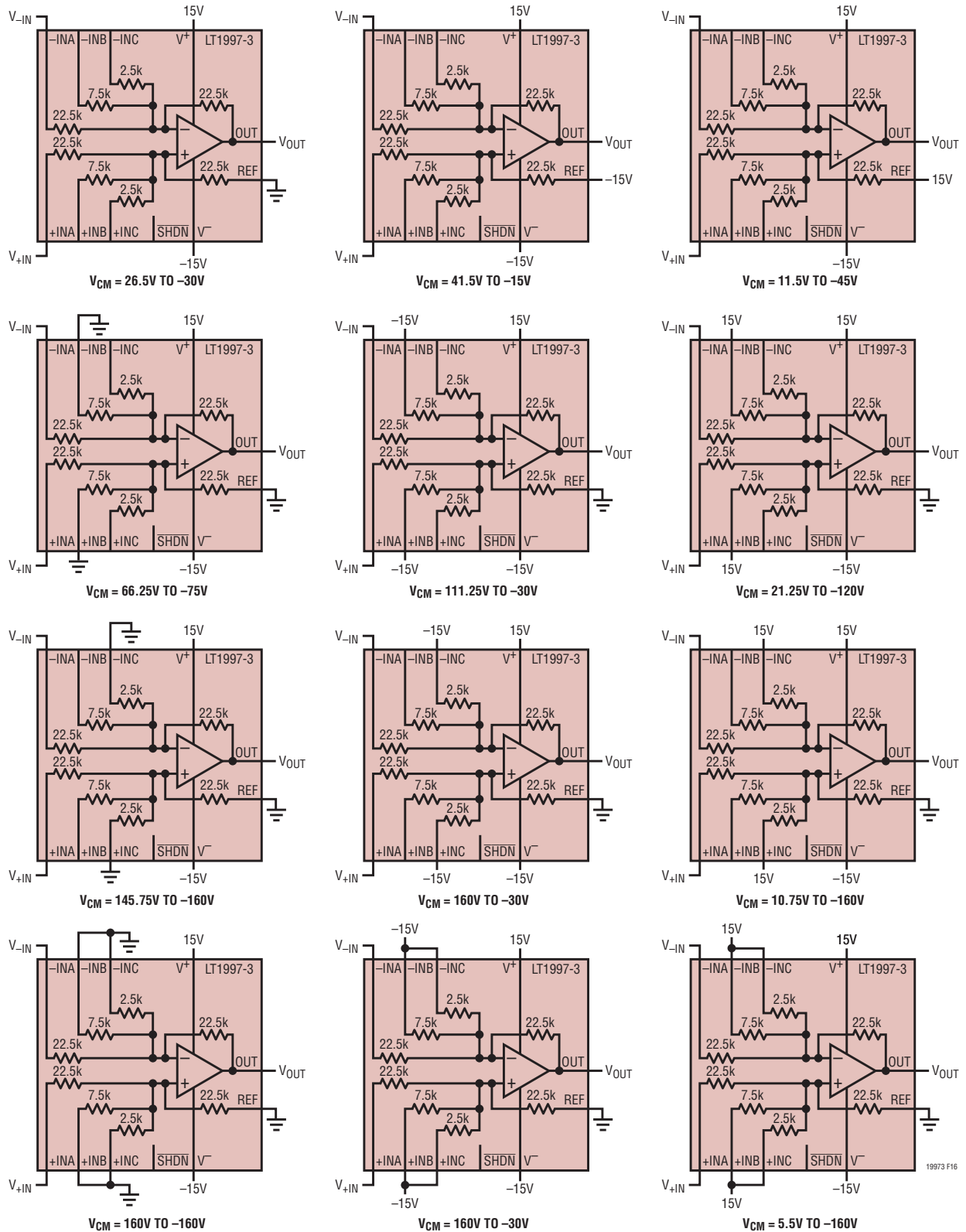


図15.  $V_S = \pm 15V$ 、利得=1でのさまざまなLT1997-3の構成の同相範囲。  
これらの範囲は、通常動作領域での内部オペアンプの動作を保証する。

## アプリケーション情報

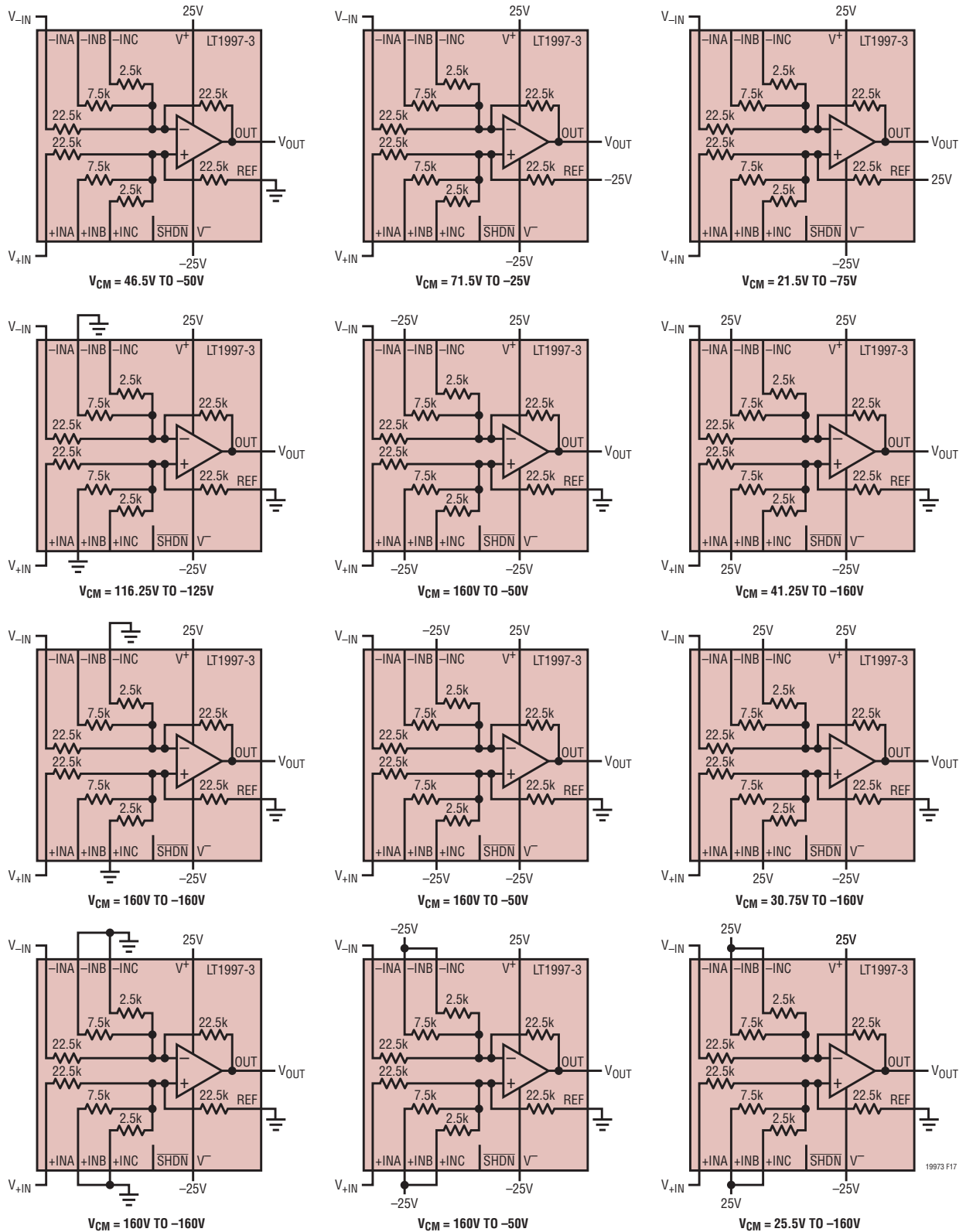


図 16.  $V_S = \pm 25V$ 、利得=1 でのさまざまな LT1997-3 の構成の同相範囲。これらの範囲は、通常動作領域での内部オペアンプの動作を保証する。

## アプリケーション情報

### リファレンス抵抗

前の説明では、リファレンス抵抗は単一の22.5k抵抗として示されていました。これは、DFNパッケージの場合に当てはまります。MSOPパッケージでは、リファレンス抵抗は2つの45k抵抗に分割されます(図17)。REF1ピンおよびREF2ピンを同じ電圧に接続すると、DFNパッケージでV<sub>REF</sub>ピンをこの電圧に接続したときと同じリファレンス電圧が生成されます。REF1およびREF2を異なる電圧に接続すると、V<sub>REF1</sub>およびV<sub>REF2</sub>の平均値である実効リファレンス電圧が生成されます。これは、目的のリファレンス電圧が電源電圧と電源電圧の間の中間値である場合に特に役立ちます。REF1をV<sub>S+</sub>に接続し、REF2をV<sub>S-</sub>に接続すると、別の外部リファレンス電圧(図17)を使用しなくても、目的の中間電源電圧が生成されます。R<sub>REF2</sub>に対するR<sub>REF1</sub>の比率は、きわめて正確です。

$$\frac{\Delta R}{R} = \left| \frac{R_{REF1} - R_{REF2}}{\left( \frac{R_{REF1} + R_{REF2}}{2} \right)} \right| < 60\text{ppm}$$

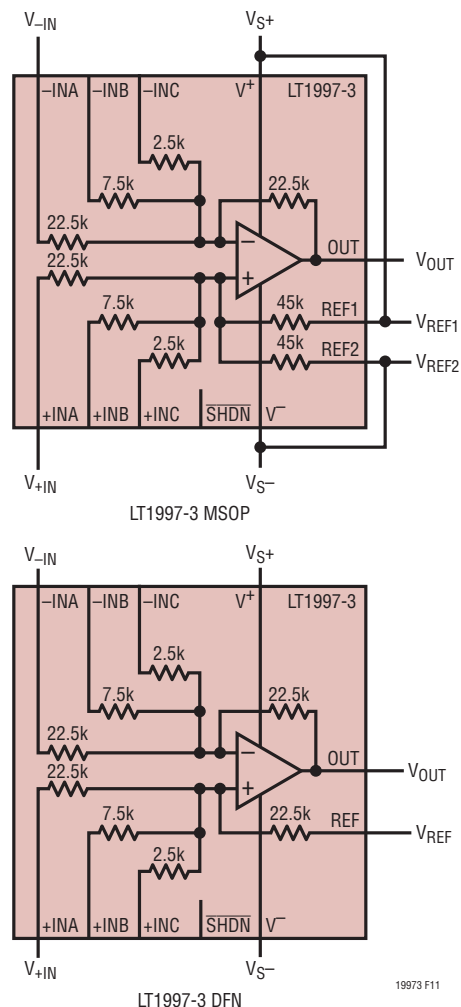


図17. LT1997-3のリファレンス抵抗: 上のMSOPパッケージでは分割された抵抗、下のDFNパッケージでは単一の抵抗

## アプリケーション情報

### シャットダウン

LT1997-3は、シャットダウン・ピン( $\overline{\text{SHDN}}$ )を備えています。通常動作では、このピンをV<sup>+</sup>に接続するか、フロート状態にする必要があります。このピンをV<sup>+</sup>より2.5V以上低い電圧に接続すると、デバイスは低消費電力状態に移行します。電源電流が25 $\mu$ A未満に減少し、オペアンプの出力が高インピーダンスになります。シャットダウン・モードの状態でも、入力ピンの電圧は引き続き存在することができます。

### 電源電圧

LT1997-3の正電源ピンは、小容量コンデンサ(標準0.1 $\mu$ F)を電源ピンのできるだけ近くに配置してバイパスします。重い負荷を駆動するときには、4.7 $\mu$ Fの電解コンデンサを追加する必要があります。両電源を使用するときは、V<sup>-</sup>電源ピンでも同様です。

### 出力

LT1997-3の出力は、負荷のない状態で、いずれかのレールから100mV以内で通常は振幅する可能性があり、25°Cで約25mAをソースおよびシンクすることができます。LT1997-3は、出力に負荷が与えられている状態で、少なくとも1nFの容量を駆動するように内部で補償されます。さらに大きな容量性負荷に対しては、出力とグランドの間に0.22 $\mu$ Fのコンデンサを150 $\Omega$ の抵抗と直列に接続すると、1nFより大きな容量性負荷を駆動するように、このアンプを補償することができます。さらに、LT1997-3は、その利得が増えるにつれて、利得と位相のマージンが増えます。

### 歪み

LT1997-3は、内部オペアンプが通常動作領域で動作している場合、優れた歪み性能を備えています。Over-The-Top領域で内部オペアンプを使用してLT1997-3を動作させると、オペアンプの低いループ利得のために、歪みが増加します。通常動作からOver-The-Top動作までの入力同相電圧を使用してLT1997-3を動作させると、オペアンプが2つの異なる入力段の間で遷移しなければならないため、LT1997-3の直線性が大幅に低下します。22.5kの内部帰還抵抗よりも非常に小さい抵抗性負荷を駆動した場合も、アンプの直線性性能が低下します。

### 電力損失に関する検討事項

LT1997-3は $\pm 25$ Vまでの電源電圧で動作し、きわめて高い入力電圧に耐え、重い負荷を駆動することができるため、ダイの接合部温度が150°Cを超えないことを保証する必要があります。LT1997-3は、DF14パッケージ( $\theta_{\text{JA}} = 45^\circ\text{C/W}$ 、 $\theta_{\text{JC}} = 3^\circ\text{C/W}$ )およびMS16パッケージ( $\theta_{\text{JA}} = 130^\circ\text{C/W}$ )に収納されます。

一般に、ダイの接合部温度( $T_{\text{J}}$ )は周囲温度( $T_{\text{A}}$ )、デバイスの電力損失( $P_{\text{D}}$ )、およびデバイスと基板の熱抵抗( $\theta_{\text{JA}}$ )から次のように概算することができます。

$$T_{\text{J}} = T_{\text{A}} + P_{\text{D}} \cdot \theta_{\text{JA}}$$

接合部から周囲環境までの熱抵抗( $\theta_{\text{JA}}$ )は、接合部から露出パッドまでの熱抵抗( $\theta_{\text{JC}}$ )と、露出パッドから周囲環境までの熱抵抗( $\theta_{\text{CA}}$ )の合計になります。 $\theta_{\text{CA}}$ の値は、基板内の露出パッドに接続されているPCB金属層の量によって決まります。使用されるPCB金属層が多いほど、 $\theta_{\text{CA}}$ および $\theta_{\text{JA}}$ が低下します。

電力損失は、アンプの静止電流、抵抗性負荷を駆動する出力電流、およびLT1997-3の内部抵抗回路網を駆動する入力電流によって発生します。

$$P_{\text{D}} = ((V_{\text{S}+} - V_{\text{S}-}) \cdot I_{\text{S}}) + P_{\text{OD}} + P_{\text{RESD}}$$

特定の電源電圧では、ワーストケースの出力電力損失 $P_{\text{OD}(\text{MAX})}$ は、いずれかの電源電圧の半分の出力電圧で発生します。 $P_{\text{OD}(\text{MAX})}$ は次式で求められます。

$$P_{\text{OD}(\text{MAX})} = \frac{(V_{\text{S}}/2)^2}{R_{\text{LOAD}}}$$

内部抵抗で発生する電力損失( $P_{\text{RESD}}$ )は、入力抵抗が構成された方法、入力電圧、出力電圧、およびREFピンの電圧によって決まります。以下の式および図18は、+INCピン、-INCピン、およびREFピンがグランドに接続されて、LT1997-3がデュアル電源構成で使用されると仮定して、LT1997-3の内部

## アプリケーション情報

抵抗の異なるグループに対応するP<sub>RES</sub>Dの異なる成分を示しています(下の式で使用されている抵抗の用語については、図13を参照)。

$$P_{RESDA} = \frac{(V_{+IN})^2}{R_G + R_F PR_T}$$

$$P_{RESDB} = \frac{\left( V_{-IN} - V_{+IN} \cdot \frac{(R_F PR_T)}{R_G + R_F PR_T} \right)^2}{R_G}$$

$$P_{RESDC} = \frac{\left( V_{+IN} \cdot \frac{(R_F PR_T)}{R_G + R_F PR_T} \right)^2}{R_T}$$

$$P_{RESDD} = \frac{\left( V_{+IN} \cdot \frac{(R_F PR_T)}{R_G + R_F PR_T} - V_{OUT} \right)^2}{R_F}$$

$$P_{RESD} = P_{RESDA} + P_{RESDB} + P_{RESDC} + P_{RESDD}$$

一般に、入力電圧が高くなり、出力電圧およびREFピンの電圧が低くなるほど、P<sub>RES</sub>Dが増加します。

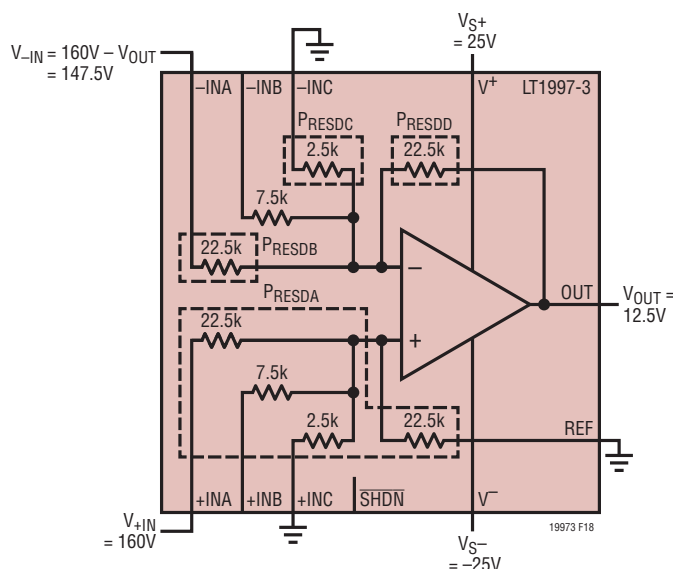


図18. 電力損失の例

例: 45°C/Wの熱抵抗を持つPC基板上に実装されたDFNパッケージ内のLT1997-3が、±25Vの電源で動作し、V<sub>+IN</sub> = 160Vおよび+INC = -INC = REF = 0Vで、2.5kΩの負荷を12.5Vに駆動する場合、合計電力損失は次式で得られます。

$$P_D = (50 \cdot 0.6\text{mA}) + \frac{12.5^2}{2.5\text{k}} + \frac{160^2}{24.75\text{k}} + \frac{\left( 147.5 - \frac{160}{11} \right)^2}{22.5\text{k}} + \frac{\left( \frac{160}{11} \right)^2}{2.5\text{k}} + \frac{\left( \frac{160}{11} - 12.5 \right)^2}{22.5\text{k}} = 2\text{W}$$

45°C/Wの熱抵抗を仮定すると、ダイ温度は周囲温度を90°C上回ります。これにより、上の条件でLT1997-3を動作させる最大周囲温度は次のようになります。

$$T_A = 150^\circ\text{C} - 90^\circ\text{C} = 60^\circ\text{C}$$

DFNパッケージの露出パッドには、利用可能な適度な広さのPCB金属面を接続することを推奨します。露出パッドに接続するPCB金属面を広くするほど、熱抵抗は低くなります。大量のPCB金属層を露出パッドに接続すると、θ<sub>JA</sub>を45°C/Wよりも非常に小さくすることができます。露出パッドからV<sup>-</sup>ピンのプレーンまでに複数のビアを使用してください。露出パッドは、V<sup>-</sup>ピンに電気的に接続されています。さらに、最大接合部温度付近で動作させる場合には、ヒートシンクが必要なことがあります。

MSOPパッケージには露出パッドがないため、熱抵抗が高くなっています(θ<sub>JA</sub> = 130°C/W)。MSOPパッケージは、周囲温度が高いアプリケーション、重い負荷を駆動する必要があるアプリケーション、または極端な入力電圧を必要とするアプリケーションでは使用しないでください。

### サーマル・シャットダウン

LT1997-3は、ダイ温度が約163°Cに上昇した場合、安全のためにシャットダウン・モードに移行します。このサーマルシャットダウンは、約9°Cのヒステリシスを備えており、アンプを再びイネーブルするには、ダイ温度が9°C下がる必要があります。

## ESD 保護

LT1997-3は、多くのESD構造によって保護されています。これらの構造を図19に示します。

ESD構造は、内部回路を保護するのに役立ちますが、特定のノード上の信号振幅も制限します。 $+INB$ 、 $-INB$ 、 $+INC$ 、 $-INC$ の各ピンの構造、および内部オペアンプの入力の構造は、これらのノードに加えられる電圧を $V^-$ より0.3V下まで、および $V^-$ より80V上までに制限します。REF (DFN) ピン、REF1 (MSOP) ピン、およびREF2 (MSOP) ピンに加えられる電圧は、 $V^-$ より0.3V下まで、および $V^-$ より60V上までに制限されます。 $\overline{SHDN}$ ピンに加えられる電圧は、 $V^-$ より0.3V下まで、および $V^+$ より0.3V上までに制限されます。

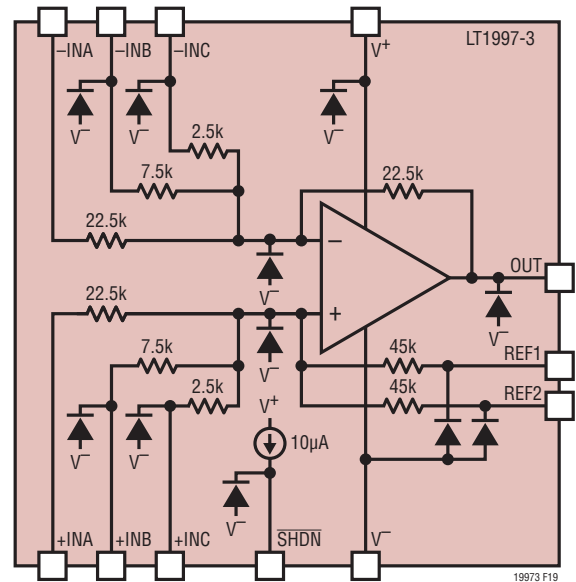
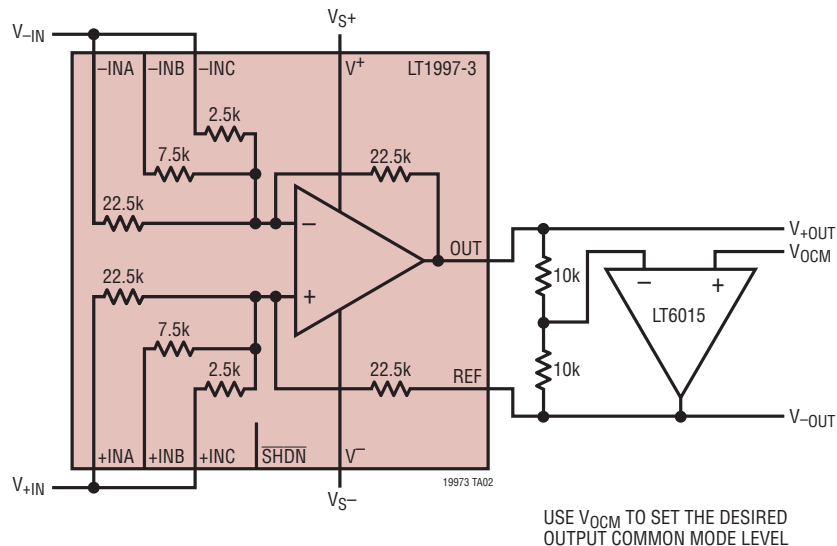


図19. ESD保護

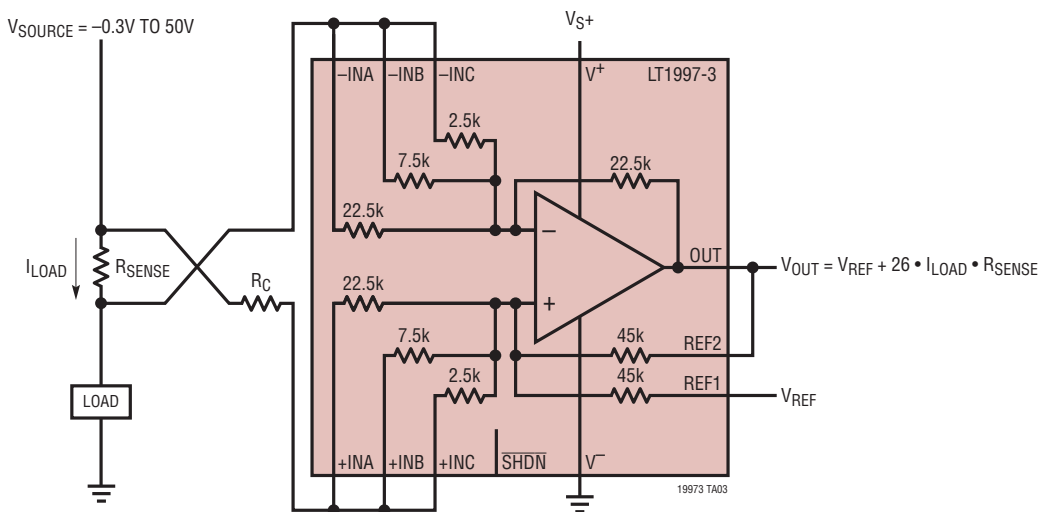
## 標準的応用例

### 利得10の差動入力/出力アンプ

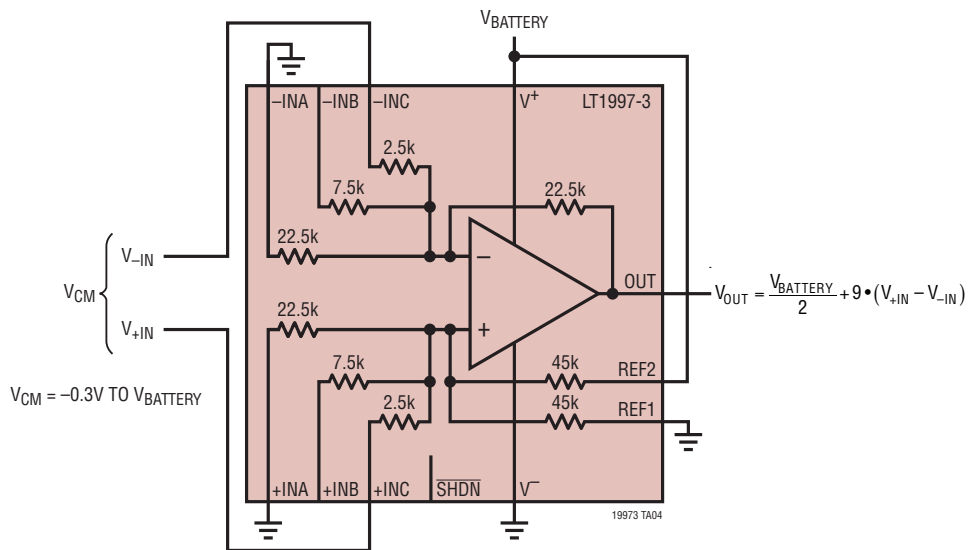


標準的応用例

双方向電流検出アンプ



高精度のRR 入出力単電源差電圧アンプ

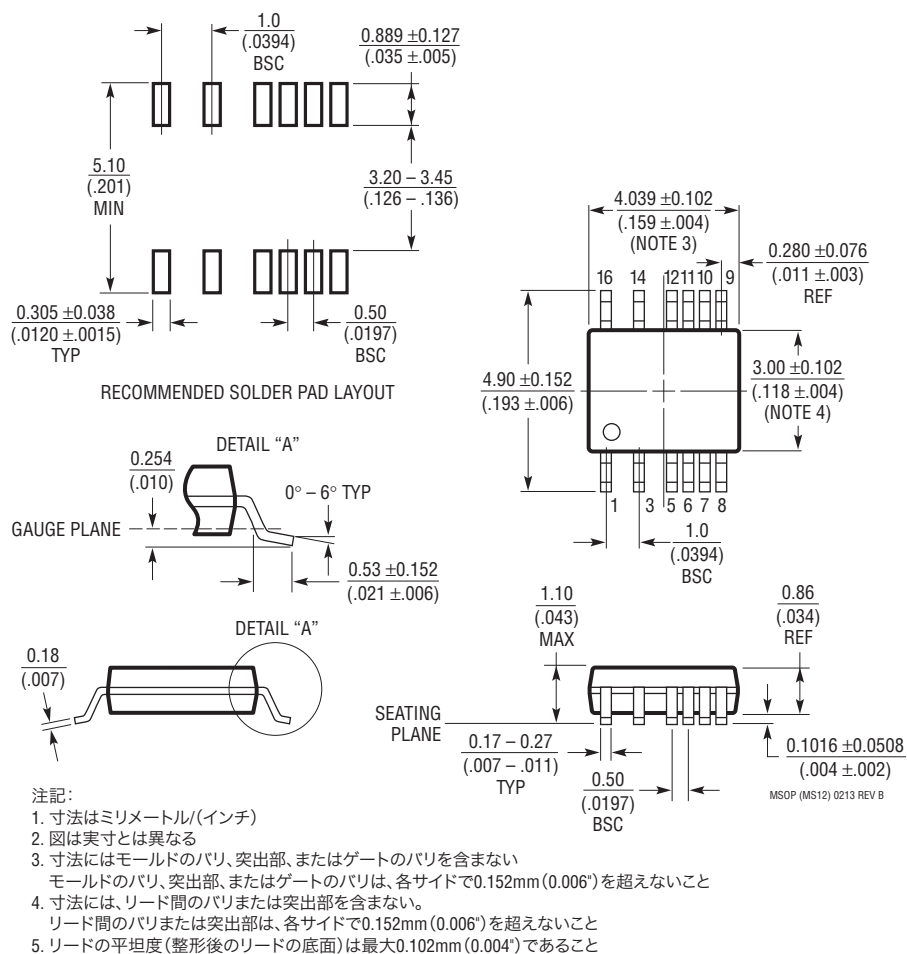




## パッケージの寸法

最新のパッケージ図は、<http://www.linear-tech.co.jp/product/LT1997-3#packaging> を参照してください。

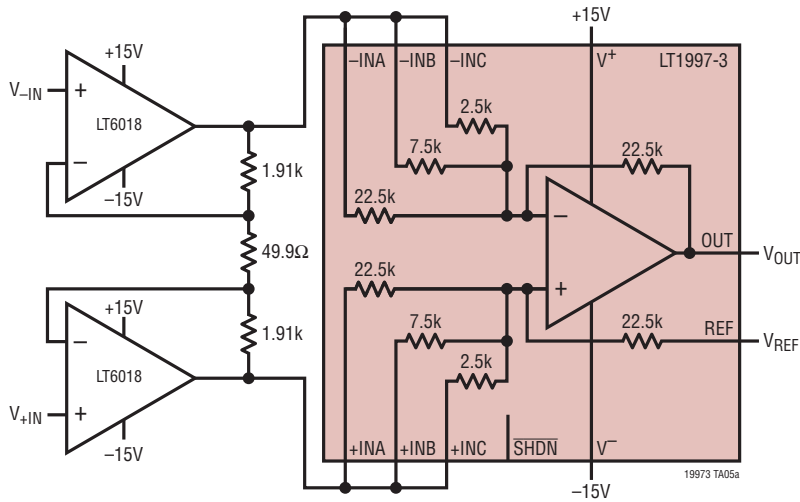
### MS Package 16 (12)-Lead Plastic MSOP with 4 Pins Removed (Reference LTC DWG # 05-08-1847 Rev B)



# LT1997-3

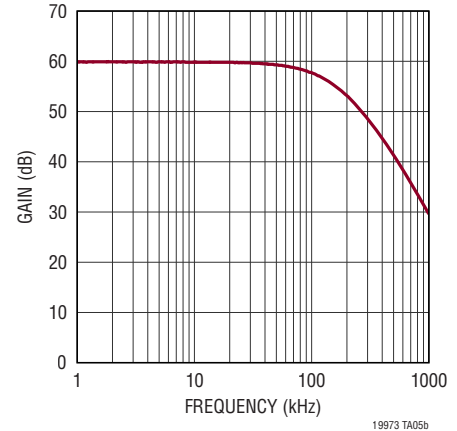
## 標準的応用例

### 低ノイズ、高CMRRの計装アンプ



INPUT REFERRED NOISE = 2.1nV/√Hz  
CMRR = 140dB

### 利得と周波数



## 関連製品

製品番号	説明	注釈
<a href="#">LT6375</a>	±270V 同相電圧差電圧アンプ	動作電圧: 3.3V ~ 50V、CMRR > 97dB、入力電圧: ±270V
<a href="#">LT1990</a>	入力範囲が±250Vの差電圧アンプ	動作電圧: 2.7V ~ 36V、CMRR > 70dB、入力電圧: ±250V
<a href="#">LT1991</a>	高精度、100μA、利得選択可能アンプ	動作電圧: 2.7V ~ 36V、オフセット電圧: 50μV、CMRR > 75dB、入力電圧: ±60V
<a href="#">LT1996</a>	高精度、100μA、利得選択可能アンプ	マイクロパワー、ピンで選択可能な最大利得: 118
<a href="#">LT1999</a>	高電圧の双方向電流検出アンプ	-5V ~ 80V、750μV、CMRR: 100kHzで80dB、利得: 10V/V、20V/V、50V/V
<a href="#">LT6015/LT6016/LT6017</a>	シングル、デュアル、およびクワッド Over-The-Top 高精度オペアンプ	3.2MHz、0.8V/μs、Vos: 50μV、Vs: 3V ~ 50V、Is: 0.335mA、RR 入出力
<a href="#">LT6018</a>	33V 超低ノイズ高精度オペアンプ	Vos: 50μV、GBW: 15MHz、SR: 30V/μs、en: 1.2nV/√Hz、Is: 7.2mA
<a href="#">LTC6090</a>	140V オペアンプ	IB: 50pA、Vos: 1.6mV、Vs: 9.5V ~ 140V、Is: 4.5mA、RR 出力
<a href="#">LT6108</a>	リファレンス、コンパレータ、シャットダウン機能を備えたハイサイド電流センス・アンプ	2.7V ~ 60V、オフセット電圧: 125μV、抵抗による利得設定、しきい値誤差: ±1.25%
<a href="#">LT1787/LT1787HV</a>	高精度、双方向ハイサイド電流検出アンプ	動作電圧: 2.7V ~ 60V、オフセット電圧: 75μV、消費電流: 60μA
<a href="#">LT6100</a>	利得選択可能なハイサイド電流検出アンプ	動作電圧: 4.1V ~ 48V、ピンで選択可能な利得: 10V/V、12.5V/V、20V/V、25V/V、40V/V、50V/V
<a href="#">LTC6101/LTC6101HV</a>	高電圧、ハイサイド電流検出アンプ	動作電圧: 4V ~ 60V/5V ~ 100V、外付け抵抗による利得設定、SOT23
<a href="#">LTC6102/LTC6102HV</a>	ゼロドリフト・ハイサイド電流検出アンプ	動作電圧: 4V ~ 60V/5V ~ 100V、オフセット電圧: ±10μV、ステップ応答: 1μs、MSOP8/DFN パッケージ
<a href="#">LTC6104</a>	双方向、ハイサイド電流検出	4V ~ 60V、利得を構成可能、8ピン MSOP パッケージ

19973f